

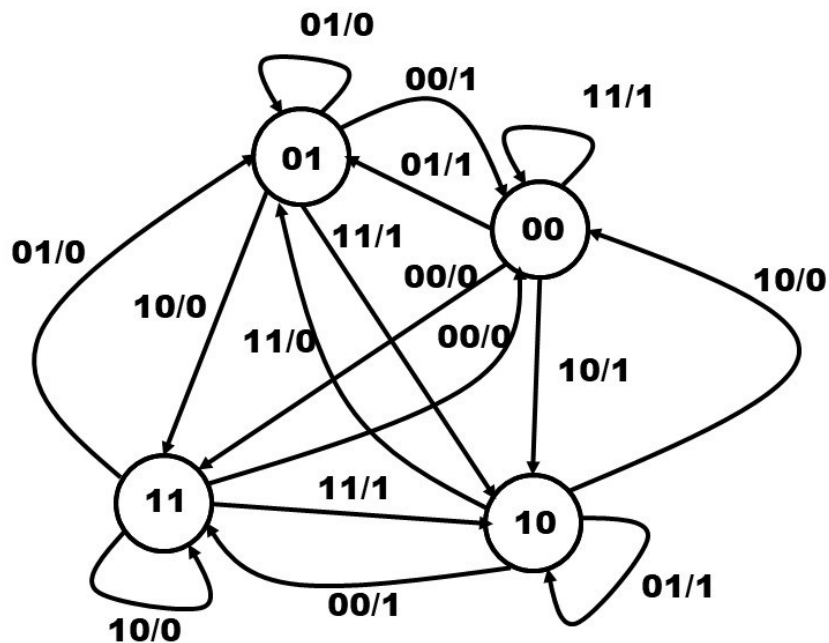
ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ

ΤΜΗΜΑ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ

ΨΗΦΙΑΚΗ ΣΧΕΔΙΑΣΗ

7η Σειρά Ασκήσεων

Να υλοποιήσετε το κύκλωμα που περιγράφεται από το παρακάτω διάγραμμα καταστάσεων με flip-flop τύπου JK και:



- α) με πύλες AND/OR/NOT
- β) με έναν αποκωδικοποιητή 4-σε-16 και πύλες OR δύο εισόδων
- γ) με πολυπλέκτες 4-σε-1
- δ) με κωδικοποίηση one-hot