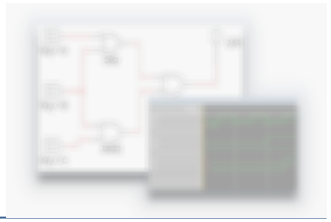


ECE119 – Ψηφιακή Σχεδίαση

Διδάσκοντες Εργαστηρίου: Δ. Καραμπερόπουλος
Α. Φεύγας

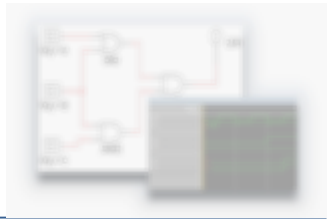
- Εισαγωγή

Προεπισκόπηση Εργαστηριακού Μαθήματος



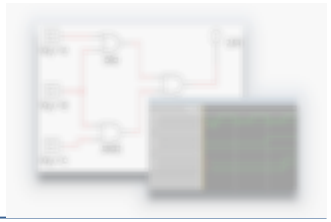
- **Εισαγωγή**
- Lab 1: Multisim Circuit Simulation and Basic Gates
- Lab 2: Truth Tables and Basic Logic Gates
- Lab 3: Logic Gates Explored and Boolean Algebra
- Lab 4: Karnaugh Maps
- Lab 5: Binary Conversion and Adders
- Lab 6: Encoders and Decoders
- Lab 7: Multiplexers and Demultiplexers
- Lab 8: Latches and Sequential Logic Circuits
- Lab 9: Flip-Flops
- Lab 10: Sequential Circuits – FSM (1ο)
- Lab 11: Sequential Circuits – FSM (2ο)

Στόχοι του Εργαστηρίου



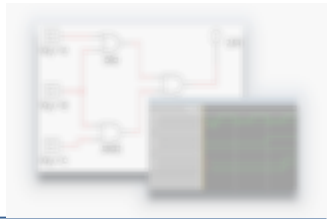
- **Εμπέδωση** των θεωρητικών εννοιών και των τεχνικών
- **Εξοικείωση** και πειραματισμός πάνω στο αντικείμενο της θεωρίας
- Να «αγαπήσετε» τα ψηφιακά ηλεκτρονικά και να βλέπετε την κάθε νέα άσκηση σαν «πρόκληση»

Συμμετοχή στο Εργαστήριο



- Στα εργαστήρια συμμετέχουν όλοι οι φοιτητές/-τριες που βρίσκονται στο **1ο ή στο 2ο έτος.**
- Τα εργαστήρια πραγματοποιούνται **αποκλειστικά δια-ζώσης** στα εργαστήρια (205, 206) στο κτήριο του τμήματος και δεν υπάρχει καμία απολύτως εξαίρεση σε αυτόν τον κανόνα.
- Οι φοιτητές/-τριες μεγαλύτερων ετών (3+) δεν παρακολουθούν το εργαστήριο και εξετάζονται μόνο στη θεωρία.

Πρόγραμμα Μαθημάτων



- Η διάλεξη του εργαστηρίου πραγματοποιείται κάθε **Τετάρτη 20:00 – 22:00**, Αμφ. Ηλία Χούστη.
- Τα εργαστήρια πραγματοποιούνται κάθε **Παρασκευή 14:00 – 20:45**, Εργαστήρια ΗΥ1 (205) & ΗΥ2 (206)
  - Δημιουργούνται 8 τμήματα στα εξής slots.

14:00 – 15:30

Τμήμα 1: Εργαστήριο ΗΥ1 (205)
Τμήμα 2: Εργαστήριο ΗΥ2 (206)

15:45 – 17:15

Τμήμα 3: Εργαστήριο ΗΥ1 (205)
Τμήμα 4: Εργαστήριο ΗΥ2 (206)

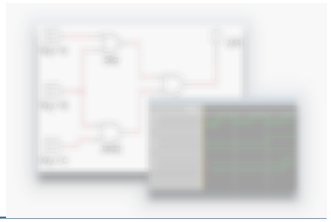
17:30 – 19:00

Τμήμα 5: Εργαστήριο ΗΥ1 (205)
Τμήμα 6: Εργαστήριο ΗΥ2 (206)

19:15 – 20:45

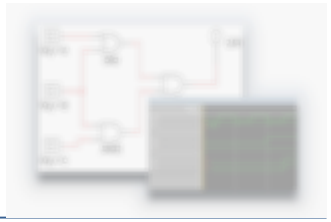
Τμήμα 7: Εργαστήριο ΗΥ1 (205)
Τμήμα 8: Εργαστήριο ΗΥ2 (206)

Παρακολούθηση Εργαστηρίου



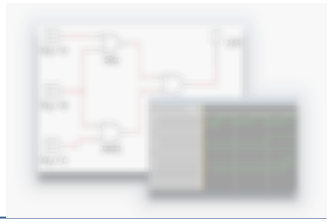
- Τα εργαστήρια πραγματοποιούνται σε **11 εβδομάδες**.
- Επιπλέον εξέταση προόδου και τελική εξέταση.
- Η παρακολούθηση των εργαστηρίων είναι υποχρεωτική.
- Επιτρέπονται **μέχρι 2 απουσίες**.

Απαιτήσεις Εργαστηρίου (1/2)



- Εγγραφή στο e-class του μαθήματος.
- Το εργαστήριο περιλαμβάνει εβδομαδιαίες ατομικές ασκήσεις και εργασίες.
  - Οι **ασκήσεις** συμπληρώνονται απευθείας σε φόρμα του eclass.
  - Οι **εργασίες** είναι files τα οποία ανεβάζετε στο eclass.
- Τα Labs θα αναρτώνται κάθε Τετάρτη μετά το μάθημα.
- Θα περιλαμβάνουν 1 άσκηση και 1 εργασία κάθε εβδομάδα.

Απαιτήσεις Εργαστηρίου (2/2)

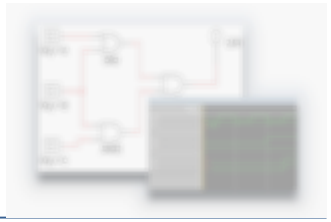


- Η **άσκηση** είναι μία φόρμα ερωτήσεων του eclass την οποία πρέπει να συμπληρώσετε και να υποβάλετε.

- Η **εργασία** θα είναι ένα zip αρχείο μέσα στο οποίο θα έχετε όλα τα ζητούμενα αρχεία του lab. *(Αυτά είναι 2 τύπων: Αρχεία Multisim, Αρχεία Verilog.)*

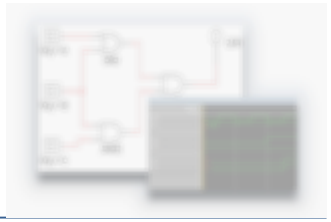
  Το όνομα του zip αρχείου θα έχει την εξής μορφή π.χ: **lab03_Βαλτινός_Αποστόλης_1234.zip**
  Όπου ‘1234’ βάζετε το ΑΜ σας. Έπειτα θα την ανεβάζετε στο eclass.

Διεξαγωγή Εργαστηρίων (1/2)



- Η εκφώνηση του κάθε εργαστηρίου βρίσκεται στο eclass, Έγγραφα -> Εργαστήρια -> Labxx (xx/xx/2026)
- Η διάρκεια του εργαστηρίου είναι 1.5 ώρες.
- Τα πρώτα **30 λεπτά** εργάζεστε στο λογισμικό **Multisim**.
- Τα επόμενα **60 λεπτά** εργάζεστε στην **Verilog**.
- Εάν κάποιος/α έχει ολοκληρώσει κάποιο από τα δύο σκέλη του εργαστηρίου (Multisim/Verilog) μπορεί να εργαστεί τον υπόλοιπο χρόνο στο άλλο σκέλος.
- Μπορείτε φυσικά να έχετε ολοκληρώσει κάποια, ή εν μέρη κάποια, κομμάτια της εργαστηριακής άσκησης και να τα φέρετε στο εργαστήριο σε ηλεκτρονική μορφή, ή αν θέλετε χειρόγραφα, ώστε να συνεχίσετε την εργασία σας στο εργαστήριο.

Διεξαγωγή Εργαστηρίων (2/2)



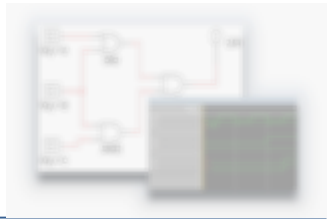
- Μετά το πέρας του εργαστηρίου και μέχρι το Σάββατο στις 21:00 **πρέπει να έχετε υποβάλλει τα εξής**:
  - Την φόρμα ερωτήσεων στο eclass στο φάκελο **Ασκήσεις**.
  - Τα αρχεία Multisim και Verilog στον φάκελο **Εργασίες** με τον τρόπο που περιγράφεται εκεί.
- Φροντίστε να στέλνετε τις απαντήσεις σας τουλάχιστον 1 ώρα νωρίτερα διότι υπάρχει περίπτωση υπερφόρτωσης του eclass.
- Σε περίπτωση που αποδεδειγμένα από την τεχνική υπηρεσία υπάρξει πρόβλημα με το eclass, θα δίνεται παράταση.
- Κατά την διάρκεια κάποιων εργαστηρίων θα εξεταστείτε σε **προγραμματισμένα 15’ κουίζ**.

Πρόοδος Εργαστηρίου



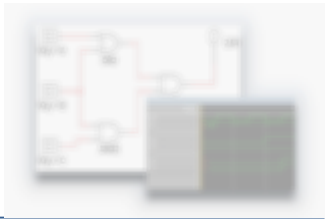
- Την **Παρασκευή 30/10/2026** θα πραγματοποιηθεί η πρόοδος του εργαστηρίου.
- Είναι **ατομική εξέταση** και διεξάγεται στα εργαστήρια με την χρήση Η/Υ.
- Η εξέταση αφορά το Multisim και τη Verilog σε συνδυαστικά λογικά κυκλώματα.
- Η μη συμμετοχή σας στην πρόοδο συνεπάγεται τη λήψη **απουσίας**.

Τελική Εξέταση Εργαστηρίου



- Στο τέλος του εξαμήνου και μετά το πέρας όλων των εργαστηριακών ασκήσεων, την **Τετάρτη 13/01/2026** πραγματοποιείται η τελική εξέταση εργαστηρίου στο Αμφιθέατρο Ηλία Χούστη.
- Είναι **ατομική εξέταση** και διεξάγεται χωρίς την χρήση Η/Υ.
- Η εξέταση αφορά μόνο την γλώσσα Verilog.

Βαθμός Εργαστηρίου



- Ο βαθμός σας στο εργαστήριο έχει τρεις συνιστώσες.

ΜΟ Εργαστηρίων	(Εβδομαδιαίες ασκήσεις, εργασίες, κουίζ)
Πρόοδος Εργαστηρίου	(Ενδιάμεση εξέταση)
Τελική Εξέταση Εργαστηρίου	(Γραπτή εξέταση στο τέλος του εξαμήνου)

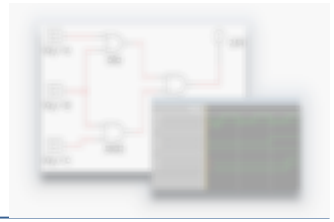
- Ο βαθμός σας στο εργαστήριο υπολογίζεται ως εξής:

(**Βαθμός Εργαστηρίου**) = 10% (**ΜΟ Εργαστηρίων**) +

30% (**Πρόοδος Εργαστηρίου**) +

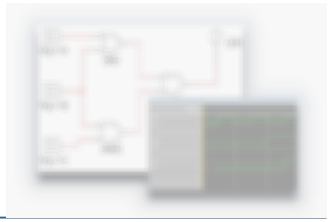
60% (**Τελική Εξέταση Εργαστηρίου**)

Κανονισμοί μαθήματος



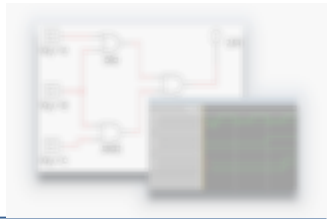
- Οι φοιτητές/-τριες του **1ου και 2ου έτους** έχουν δικαίωμα συμμετοχής στις εξετάσεις της θεωρίας μόνο εφόσον έχουν περάσει επιτυχώς το εργαστήριο (Βαθμός Εργαστηρίου ≥ 5)
- Όποιος/α φοιτητής/-τρια του **1ου έτους** έχει περάσει επιτυχώς το εργαστήριο, αλλά δεν τα καταφέρει συνολικά στο μάθημα (εξέταση θεωρίας), αυτόματα διατηρεί τον βαθμό του εργαστηρίου για την εξεταστική του Σεπτεμβρίου καθώς και του επόμενου έτους ($2^{ου}$) και εξετάζεται τότε μόνο στη θεωρία.
- Οι φοιτητές/-τριες **μεγαλύτερων ετών (3+)** δεν παρακολουθούν το εργαστήριο και εξετάζονται μόνο στη θεωρία. Ως εκ τούτου ο βαθμός που είχαν στο εργαστήριο δεν προσμετράται και η τελική τους βαθμολογία υπολογίζεται μόνο από τις επιδόσεις τους στη θεωρία.

Επίλυση Απορίων



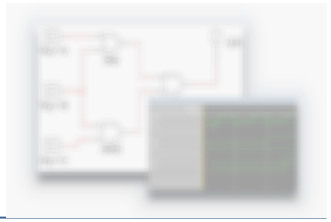
- Οι απορίες και τα θέματα που σας απασχολούν μπορούν να υποβάλλονται στο eclass στην περιοχή των **συζητήσεων**. Υπάρχουν δύο κατηγορίες συζητήσεων:
  - **Λογισμικά** (Icarus & GTKWave, Multisim & MultisimLive)
  - **Εργαστήρια** (Lab_01 … Lab_10)
- Υποβάλετε την ερώτηση σας στην κατάλληλη κατηγορία και περιοχή συζητήσεων.
- Συνίσταται αυστηρά να γράφετε εκεί τις απορίες σας και να συζητάτε αν θέλετε για τα προβλήματα που αντιμετωπίζετε. Απαγορεύεται αυστηρά να ανεβάζετε κώδικα ή λύσεις που αφορά τα Labs.
- Παρακαλείστε θερμά να ανεβάζετε εκεί τις απορίες σας και να μη στέλνετε προσωπικά emails στους διδάσκοντες. Με τον τρόπο αυτό είναι πιο εύκολο για εμάς να διαχειριστούμε τα θέματα που σας απασχολούν, δίνοντας ταυτόχρονα την δυνατότητα στους συμφοιτητές σας να βοηθηθούν και να βοηθήσουν.

Επικοινωνία με τους Διδάσκοντες του Εργαστηρίου



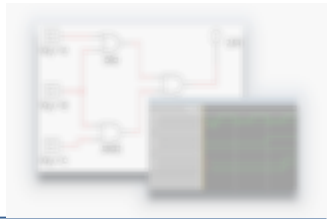
- Δείτε στην ιστοσελίδα του τμήματος τις **διαθέσιμες ώρες γραφείου** των διδασκόντων.

Γενικές Πληροφορίες



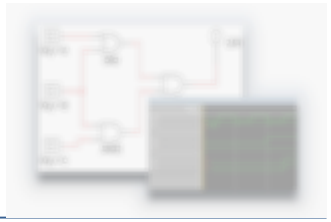
- Οι διαλέξεις του εργαστηρίου ξεκινούν την **Τετάρτη 23 Σεπτεμβρίου 2026** και τα εργαστήρια την **Παρασκευή 2 Οκτωβρίου 2026**.
- Ενθαρρύνεστε όλοι και όλες να μελετάτε από κοινού, να συνεργάζεστε και να συζητάτε τα labs και όλο το υλικό του εργαστηρίου. Πρέπει να είστε σίγουροι/ες όταν παραδίδετε τις εργαστηριακές ασκήσεις και εργασίες, καθώς και γραπτά εξετάσεων, ότι αυτά αποτελούν 100% δική σας δουλειά.
- Απαιτείται **προγραμματισμός** της εργασίας σας στο σπίτι.
- Απαιτείται **Συνέπεια**.

Προεπισκόπηση Εργαστηριακού Μαθήματος

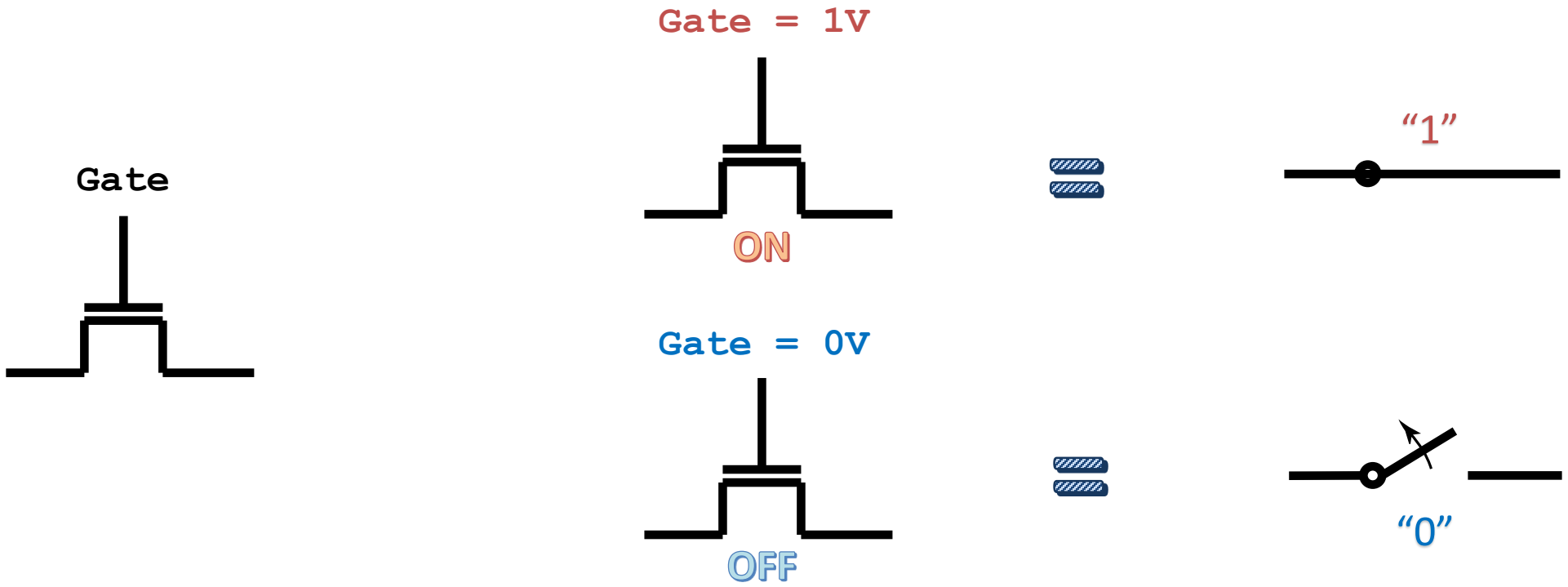


- Το μάθημα διαπραγματεύεται **λογικά κυκλώματα**.
- Τα λογικά κυκλώματα χρησιμοποιούνται για την ανάπτυξη **ψηφιακών συστημάτων**.
- Ονομάζονται ψηφιακά από τον τρόπο με τον οποίο παριστάνεται η πληροφορία, καθώς τα ηλεκτρονικά σήματα αντιστοιχούν σε ψηφία πληροφορίας.
- Τα συναντάμε στους ηλεκτρονικούς υπολογιστές, καθώς επίσης και σε πολλές άλλες συσκευές όπως κινητά τηλέφωνα, τηλεοράσεις, ψηφιακά ρολόγια, οικιακές συσκευές κ.α.

Ηλεκτρονικός Διακόπτης = Τρανζίστορ

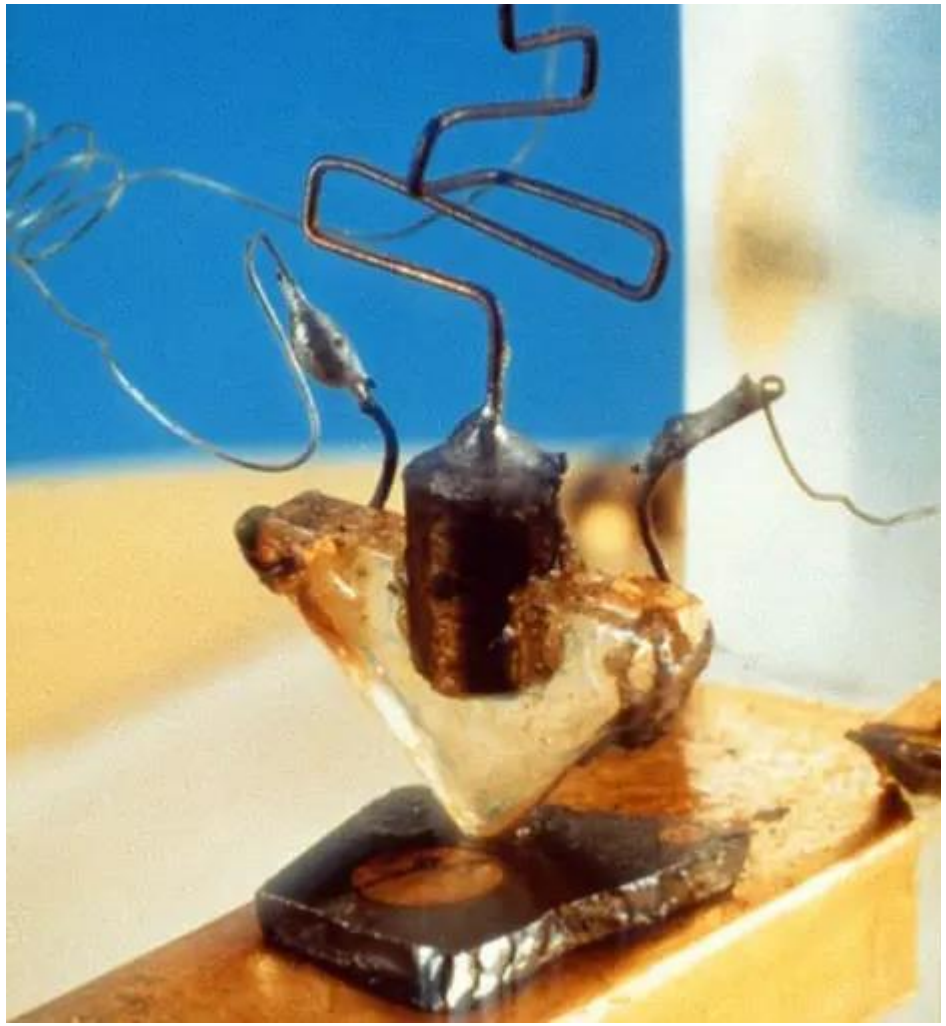


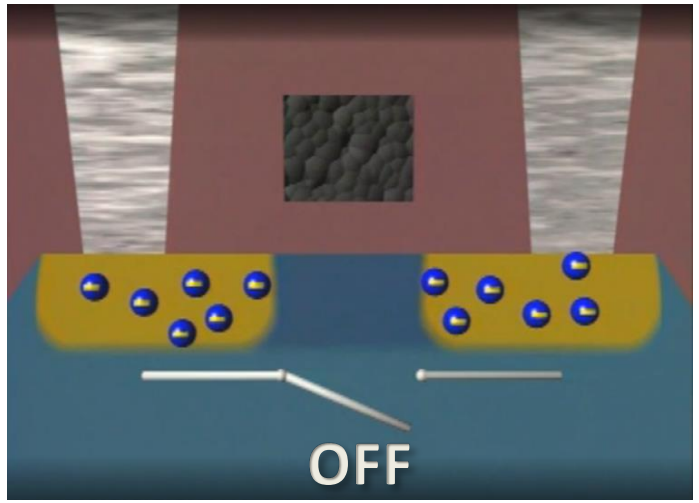
- **Transistor** (1947)

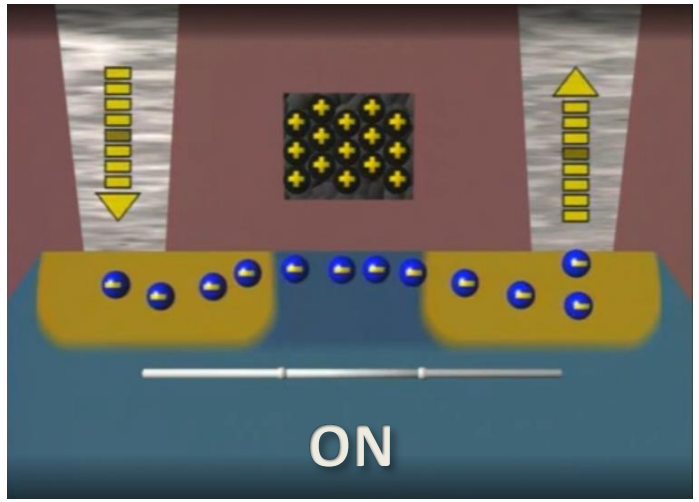


Ηλεκτρονικός Διακόπτης = Τρανζίστορ

- **Transistor** (1947)





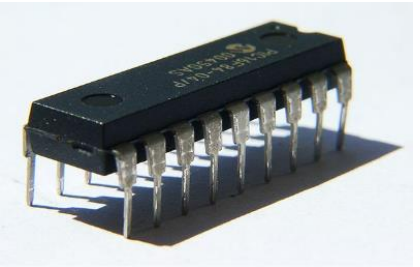


Σύντομη Ιστορική Αναδρομή

- Έως την δεκαετία του 1960 τα λογικά κυκλώματα κατασκευάζονταν από ογκώδη τεμάχια, όπως είναι τα τρανζίστορς (1947) και οι αντιστάσεις, τα οποία συνδέονταν ως ξεχωριστά κομμάτια.



- Η ανάπτυξη των ολοκληρωμένων κυκλωμάτων (1958) κατέστησε δυνατή την τοποθέτηση πολλών τρανζίστορς και επομένως ενός ολόκληρου κυκλώματος, μέσα σε ένα τεμάχιο που ονομάζεται **ολοκληρωμένο κύκλωμα** (IC – Integrated Circuit).



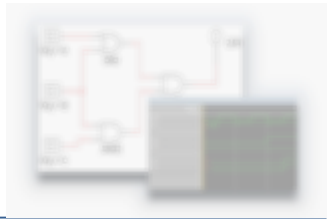


- Στην αρχή τα ολοκληρωμένα κυκλώματα περιείχαν λίγα τρανζίστορς αλλά καθώς η τεχνολογία εξελισσόταν, έγιναν μεγαλύτερα.





Πολλά Τρανζίστορ σε ένα τεμάχιο = Ολοκληρωμένο κύκλωμα IC



- PENTIUM 4 (Intel, 2000)



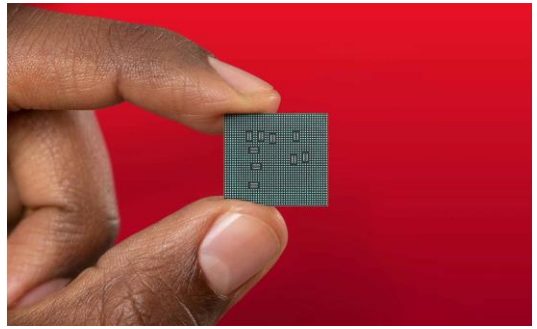
42 Million

- Core i7 (Intel, 2014)



2.6 Billion

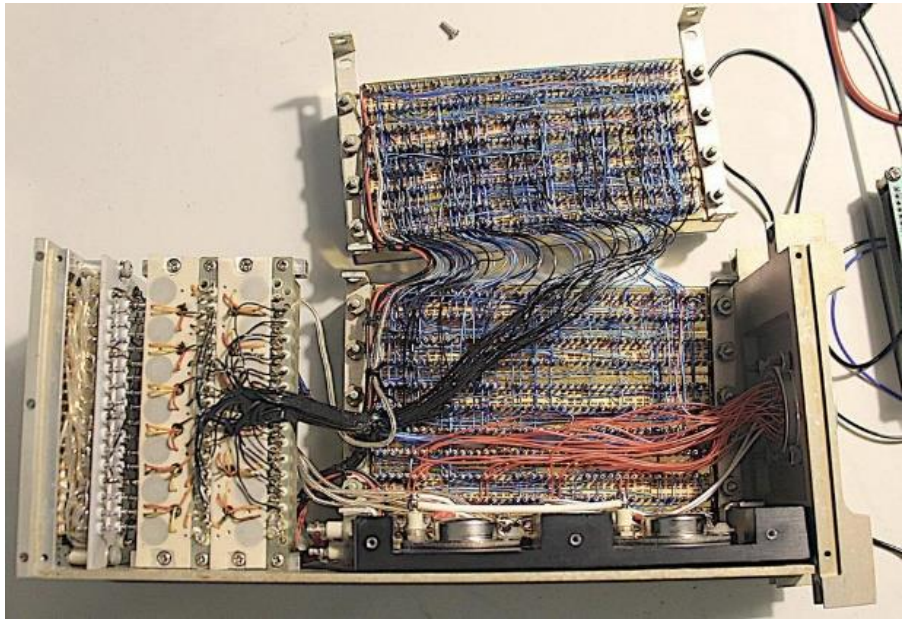
- Snapdragon 8 Gen 2 (Qualcomm, 2022)



16 Billion

Πολλά Τρανζίστορ σε ένα τεμάχιο = Ολοκληρωμένο κύκλωμα IC

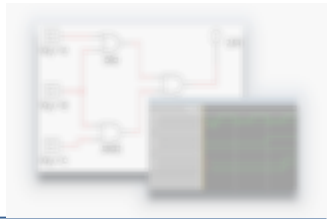
- Apollo Guidance Computer (AGC)
  - 1961-1966
  - 12.300 Transistors
  - 4,100 ICs, each containing a 3-transistor, 3-input NOR gate.







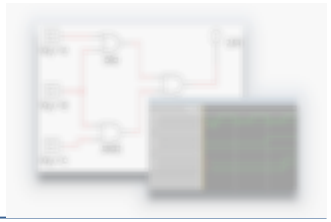
IC Generations

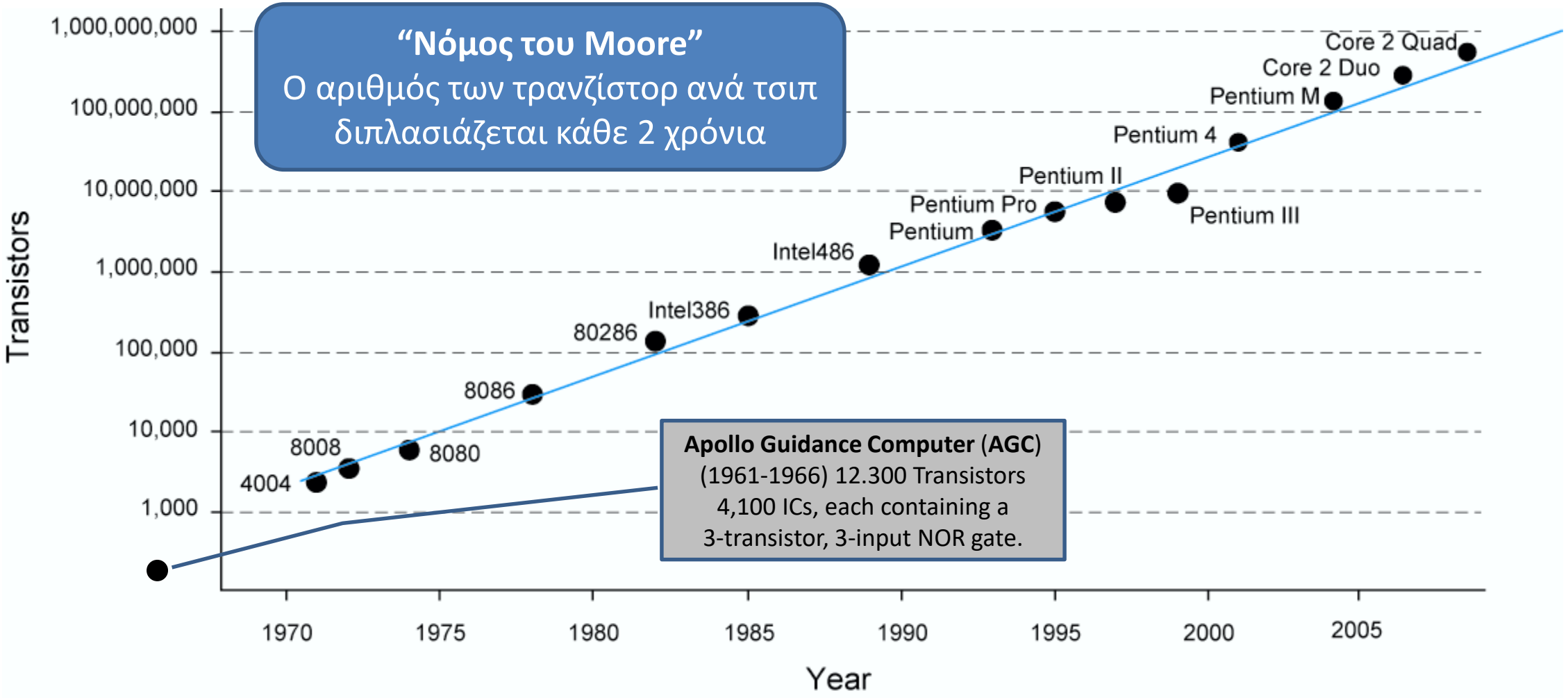


Acronym	Name	Year	Transistor count[79]	Logic gates number[80]
SSI	*small-scale integration*	1964	1 to 10	1 to 12
MSI	*medium-scale integration*	1968	10 to 500	13 to 99
LSI	*large-scale integration*	1971	500 to 20 000	100 to 9999
VLSI	*very large-scale integration*	1980	20 000 to 1 000 000	10 000 to 99 999
ULSI	*ultra-large-scale integration*	1984	1 000 000 and more	100 000 and more

https://en.wikipedia.org/wiki/Integrated_circuit

Νόμος του Moore



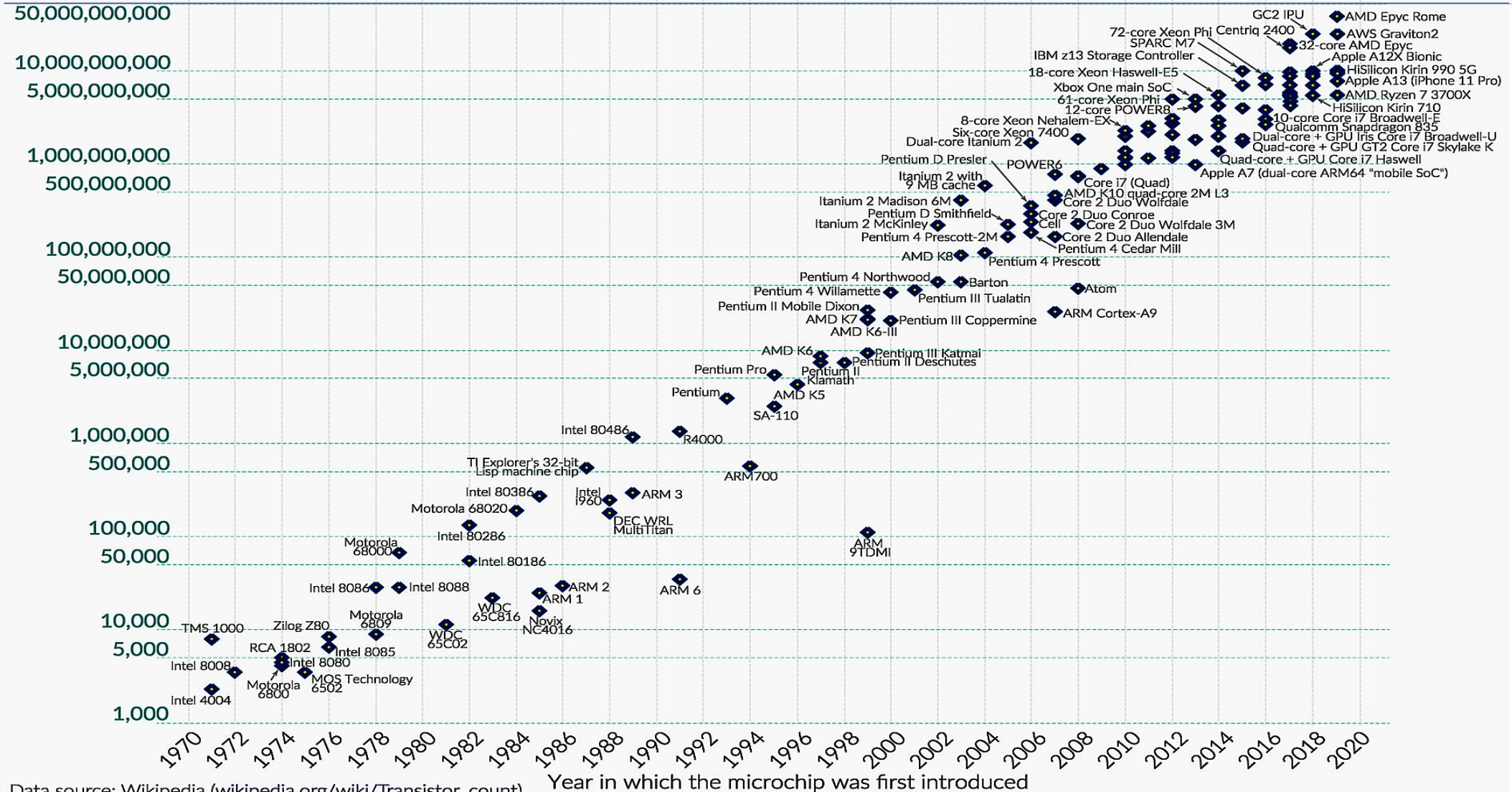


Moore's Law: The number of transistors on microchips doubles every two years

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important for other aspects of technological progress in computing – such as processing speed or the price of computers.

Our World in Data

Transistor count



Data source: Wikipedia (wikipedia.org/wiki/Transistor_count)

OurWorldinData.org – Research and data to make progress against the world's largest problems.

Licensed under CC-BY by the authors Hannah Ritchie and Max Roser.

Semiconductor device fabrication



MOSFET scaling (process nodes)

- 20 µm – 1968
- 10 µm – 1971
- 6 µm – 1974
- 3 µm – 1977
- 1.5 µm – 1981
- 1 µm – 1984
- 800 nm – 1987
- 600 nm – 1990
- 350 nm – 1993
- 250 nm – 1996
- 180 nm – 1999
- 130 nm – 2001
- 90 nm – 2003
- 65 nm – 2005
- 45 nm – 2007
- 32 nm – 2009
- 28 nm – 2010
- 22 nm – 2012
- 14 nm – 2014
- 10 nm – 2016
- 7 nm – 2018
- 5 nm – 2020
- 3 nm – 2022

Future

- 2 nm ~ 2025

Βασικές Γνώσεις - Δυαδικοί Αριθμοί + Πράξεις

Δυαδικοί Αριθμοί

0000 = 0

0001 = 1

0010 = 2

0011 = 3

0100 = 4

0101 = 5

0110 = 6 …

- 0101 = 5

x8 x4 x2 x1

Πρόσθεση

0110 (6) +

0111 (7) =

1101 (13)

Πολλαπλασιασμός

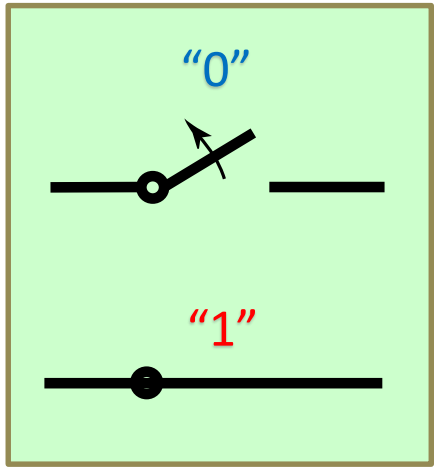
0110 (6) x

0111 (7) =

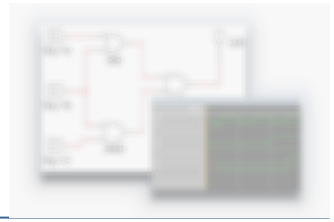
0110 (x 1) +

01100 (x 2) +

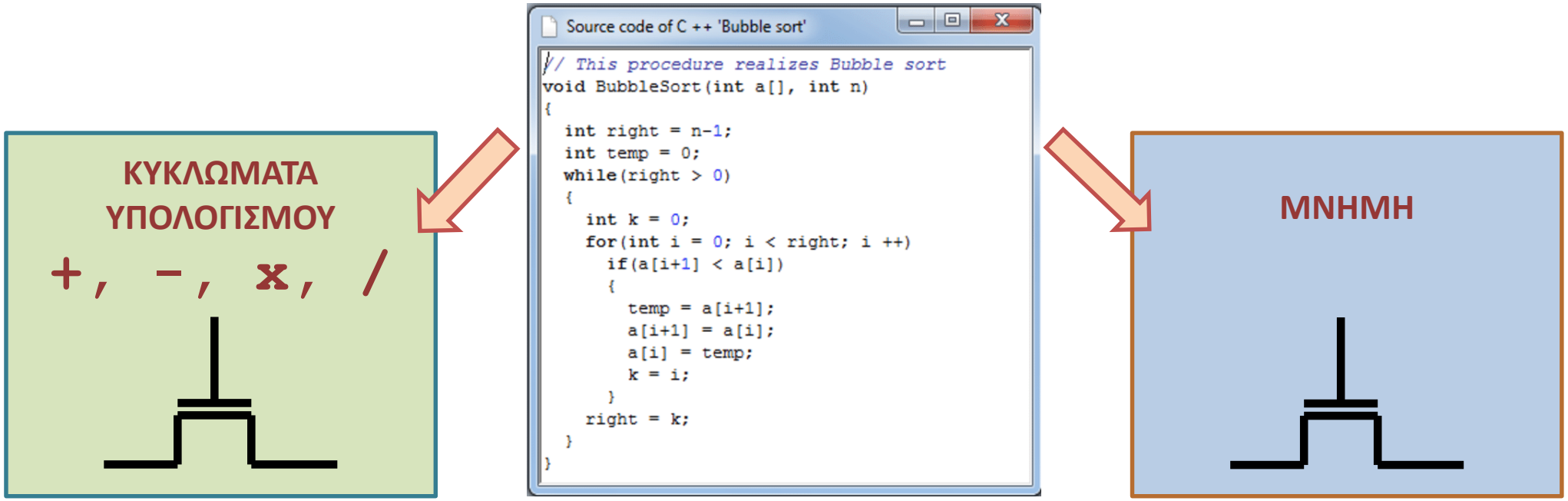
011000 (x 4) = 0010 1010 (42)



Βασικές Γνώσεις



- **Υπολογιστής =**
  - **Τρανζίστορ** για Υπολογισμούς με Δυαδικούς Αριθμούς
  - **Τρανζίστορ** για Μνήμη
  - **Εντολές** για υπολογισμούς/χρήση μνήμης

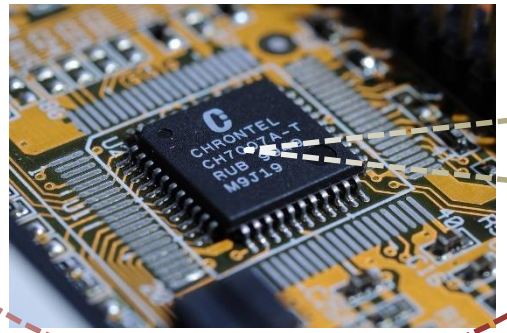


Ένα Ψηφιακό Σύστημα

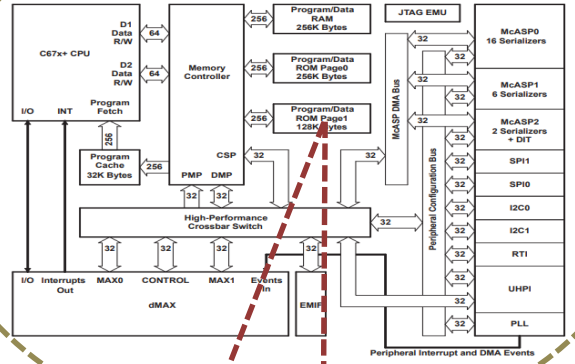


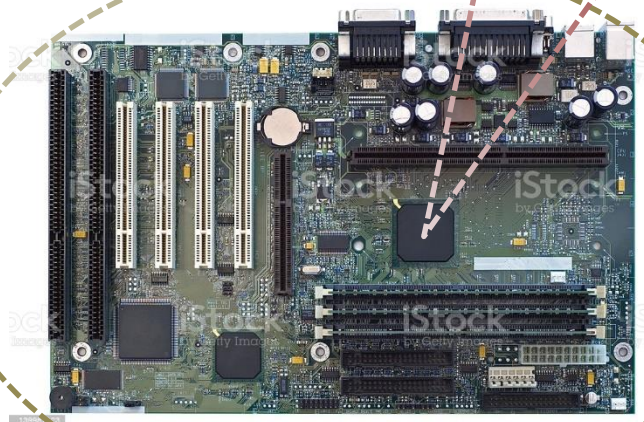
Υπολογιστής

Ολοκληρωμένο κύκλωμα (IC)



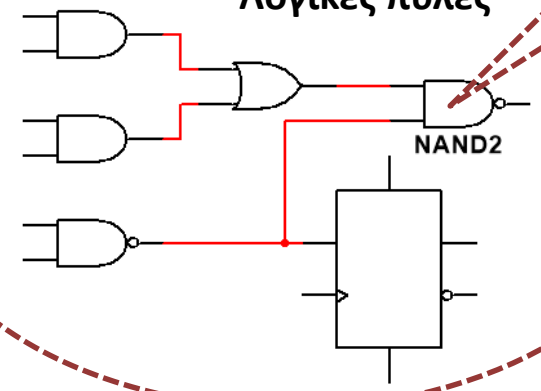
Υποκυκλώματα στο IC

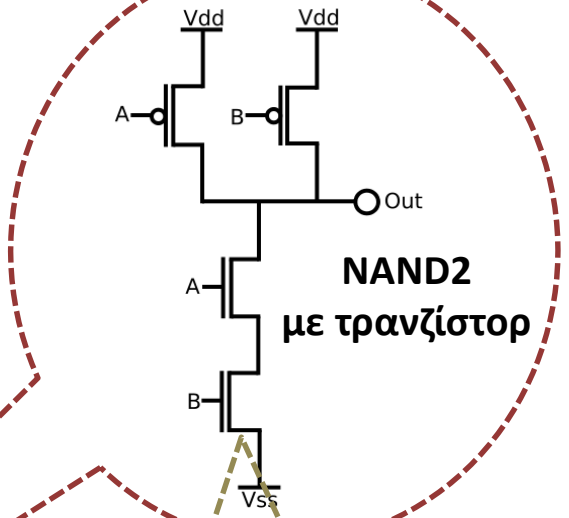




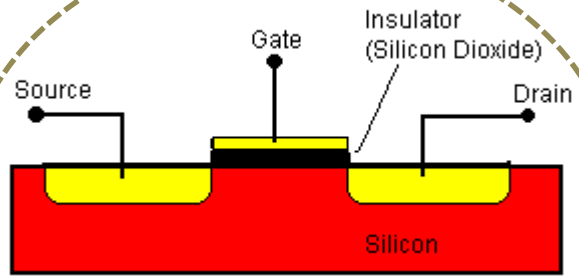
Μητρική πλακέτα

Λογικές πύλες





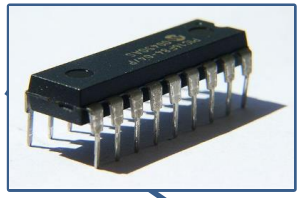
NAND2 με τρανζίστορ



Τρανζίστορ MOSFET (κύκλωμα πυριτίου)

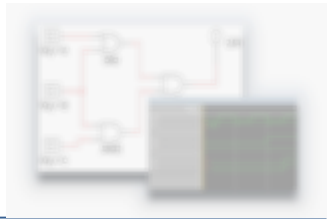
Σχεδίαση Λογικών Κυκλωμάτων

- **Σχεδίαση με το χέρι**.
  - Δύσκολη χειροκίνητη μέθοδος για την δημιουργία της τελικής χωροθέτησης των υλικών και την δημιουργία της μονόχρωμης εικόνας έκθεσης στην πλακέτα (για δημιουργία PCB) ή στο πυρίτιο (για δημιουργία IC).
- **Σχεδίαση με την βοήθεια εργαλείων CAD** (Computer-aided design)
  - Η κατηγορία εργαλείων για τον σχεδιασμό ηλεκτρονικών συστημάτων λέγεται **Electronic Design Automation (EDA)**
    - Περιλαμβάνει εργαλεία για την εκτέλεση των εξής λειτουργιών:
      - **Εισαγωγή σχεδίασης**
      - Σύνθεση και βελτιστοποίηση
      - Προσομοίωση
      - Φυσική σχεδίαση
    - Αντικείμενο:
      - **Σχεδίαση λογικών κυκλωμάτων που πρέπει να τοποθετηθούν σε ένα ενιαίο τσιπ**.
      - Κυκλώματα που περιλαμβάνουν περισσότερα από ένα ολοκληρωμένα κυκλώματα (τσιπ) και τοποθετούνται σε μία πλακέτα τυπωμένου κυκλώματος (Printed Circuit Board, **PCB**)



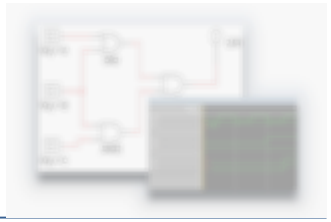


Electronic Design Automation (EDA)



- **Εργαλεία EDA**
  - Λειτουργούν μαζί σε μία ροή σχεδιασμού (design flow)
  - Είναι απαραίτητα για τον σχεδιασμό και την κατασκευή ενός σύγχρονου IC (ή PCB)
  - Αυξάνουν την παραγωγικότητα του σχεδιαστή
  - Βελτιώνουν την ποιότητα του σχεδιασμού
  - Διευκολύνουν μια καλύτερη τεκμηρίωση (documentation)
  - Δημιουργούν τα απαιτούμενα αρχεία για την κατασκευή του IC (ή PCB)

Εισαγωγή σχεδίασης

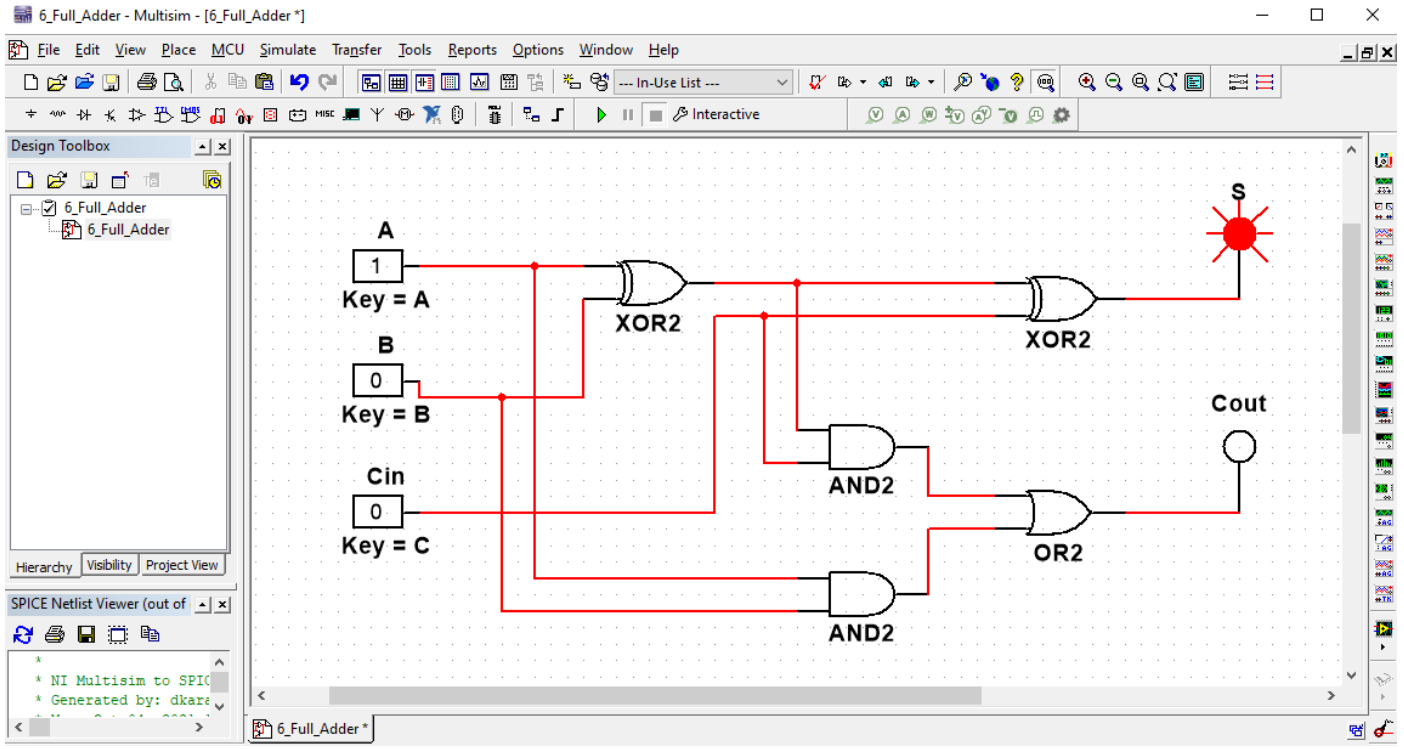


- **Σχηματικό Διάγραμμα**
  - Δημιουργεί μια αναπαράσταση λειτουργικότητας η οποία ενυπάρχει εμμέσως στην διάταξη του.
  - Δυσκολία και τελικά αναποτελεσματικότητα στην κατανόηση και τον σχεδιασμό της λειτουργικότητας μεγάλων πολύπλοκων ολοκληρωμένων κυκλωμάτων.
- **Γλώσσες περιγραφής κυκλωμάτων** (Hardware Description Languages - HDL)
  - Περιγράφουν την επιθυμητή λειτουργικότητα ρητά και άμεσα.
  - Εύκολη τροποποίηση – αναβάθμιση του κώδικα.
  - Δεν απαιτείται απαραίτητα γνώση όλων των δομικών συστατικών (λογικών κυκλωμάτων) που θα χρειαστούν στην σχεδίαση.
  - Χρησιμοποιούνται εργαλεία σύνθεσης για να παράγουν αυτόματα το σχηματικό διάγραμμα ως ένα παραπροϊόν της σχεδιαστικής διαδικασίας.
  - Φορητότητα σχεδίασης (portability).

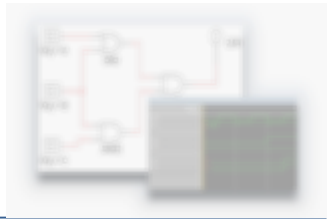
Σε κάθε περίπτωση πρέπει να ξέρουμε “πως λειτουργεί το Hardware”

Σχηματικό Διάγραμμα

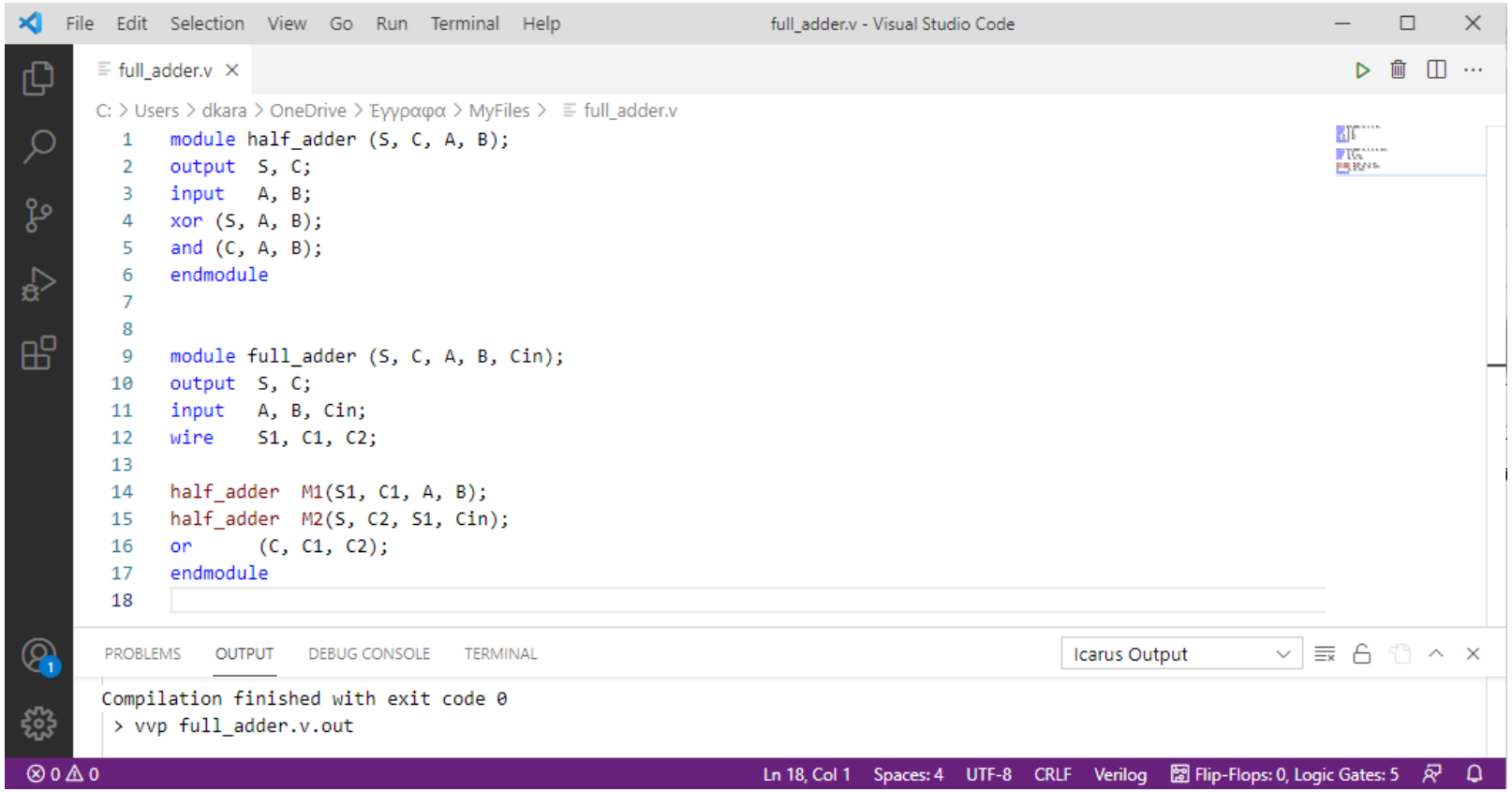
- **Σχεδιάζονται οι λογικές πύλες** και τα υπόλοιπα στοιχεία του κυκλώματος και έπειτα οι συνδέσεις τους σχεδιάζονται με γραμμές.
- Υπάρχουν “**βιβλιοθήκες υλικών**” με συλλογές από γραφικά σύμβολα που παριστάνουν λογικές πύλες και διάφορα άλλα δομικά στοιχεία.



Γλώσσα HDL - Verilog

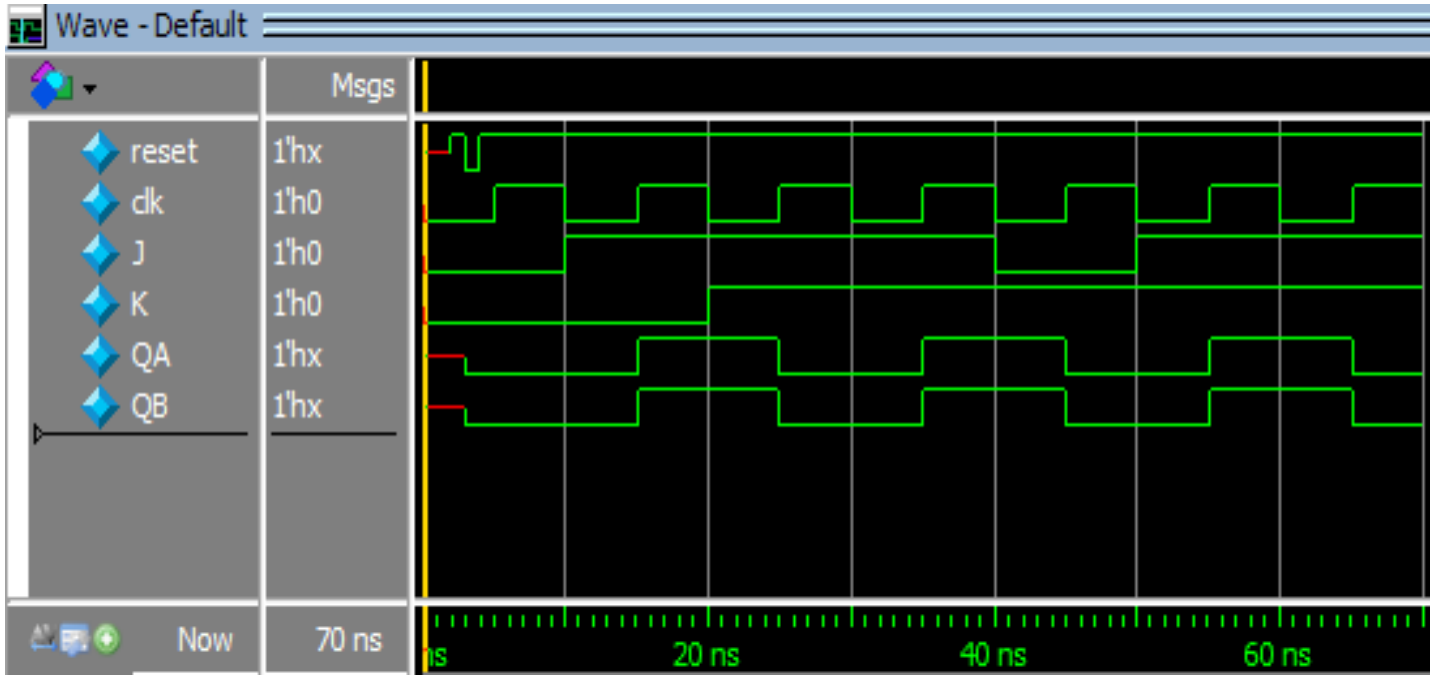


- Μοιάζει με μία γλώσσα προγραμματισμού υπολογιστών, με την διαφορά ότι χρησιμοποιείται για **να περιγράψει ένα κύκλωμα** και όχι σαν ένα πρόγραμμα που θα πρέπει να εκτελεστεί από τον υπολογιστή.



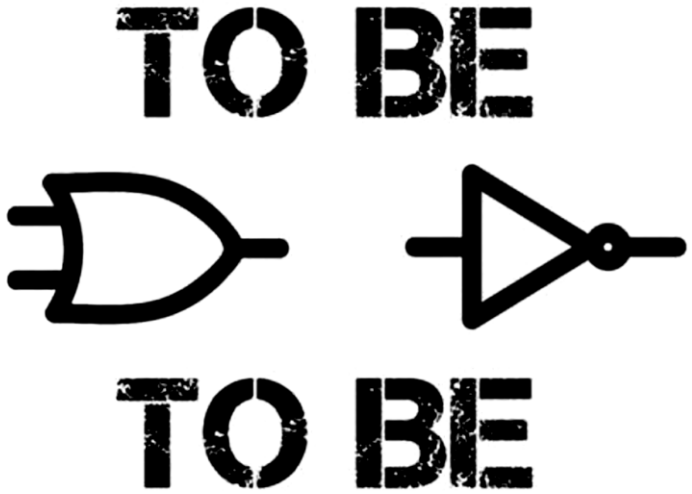
Γλώσσα HDL – Verilog (λειτουργική προσομοίωση)

- Επιβεβαίωση ότι το κύκλωμα μας λειτουργεί όπως αναμένεται.



Ευχαριστώ για την προσοχή σας!

- **Ερωτήσεις / Απορίες ;**



Επικοινωνία: ece119.uth@gmail.com