



Εισαγωγή στο Quartus

Δημιουργία νέου έργου (Project)(1)

Βήμα 1. Επιλέγουμε την επιλογή “Create a New Project (New Project Wizard).

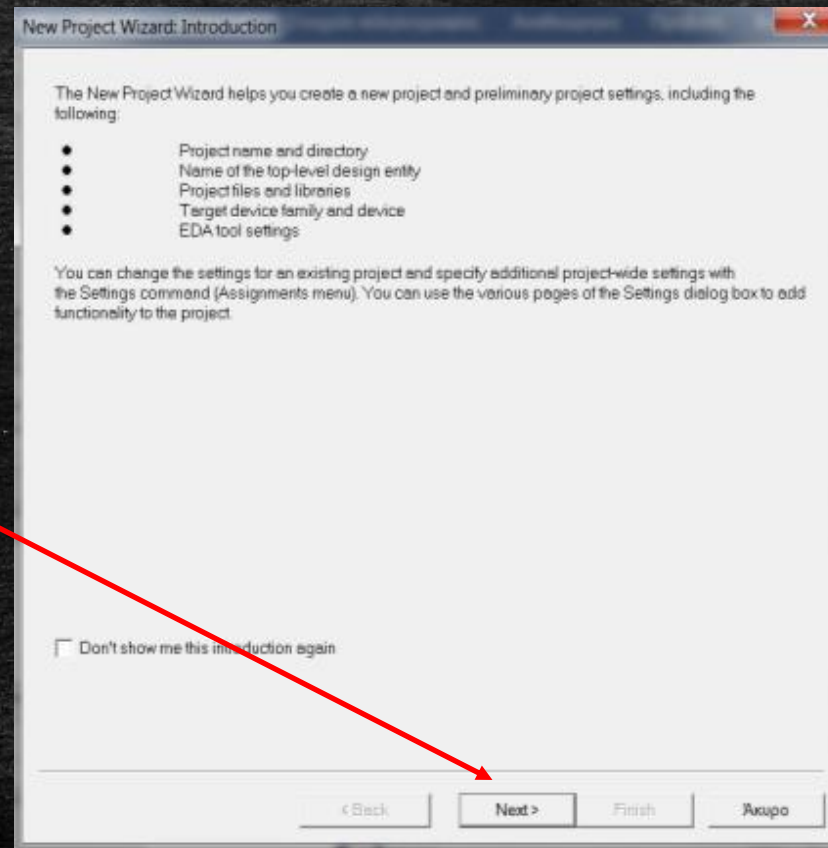
Βήμα 1



Δημιουργία νέου έργου (Project)(2)

Βήμα 2. Στο επόμενο παράθυρο επιλέγουμε "Next"

Βήμα 2



Δημιουργία νέου έργου (Project)(3)

Βήμα 3. Στη συνέχεια δίνουμε το όνομα του project και πατάμε το κουμπί “Next”

Βήμα 3

New Project Wizard: Directory, Name, Top-Level Entity (page 1 of 5)

What is the working directory for this project?
c:\others\91sp2\quartus

What is the name of this project?
Example

What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.
Example

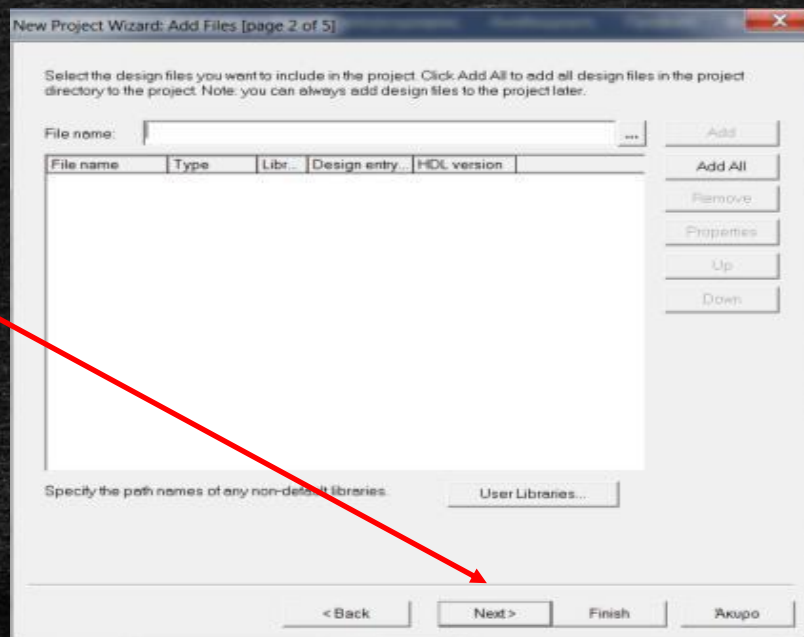
Use Existing Project Settings ...

< Back Next > Finish Άκυρο

Δημιουργία νέου έργου (Project)(4)

Βήμα 4. Στο παράθυρο που εμφανίζεται επιλέγουμε μέσω της αναζήτησης (κουμπί [...]) τα αρχεία που έχουν ήδη δημιουργηθεί και πιθανόν να θέλουμε να συμπεριλάβουμε στο project. Στο παράδειγμά μας δεν θα επιλέξουμε κάποιο αρχείο, συνεπώς απλά θα πατήσουμε στο κουμπί “Next”

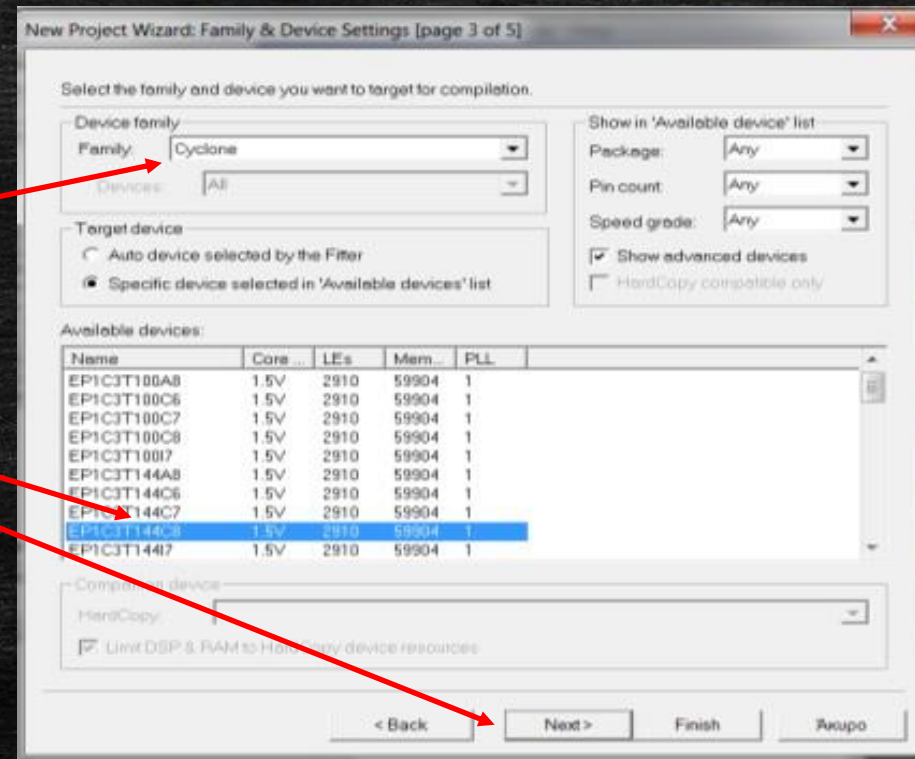
Βήμα 4



Δημιουργία νέου έργου (Project)(5)

Βήμα 5. Στο επόμενο παράθυρο θα πρέπει να επιλέξουμε το στοιχείο που θα προγραμματίσουμε. Θα επιλέξουμε το στοιχείο ALTERA FPGA Cyclone EP1C3T144C8

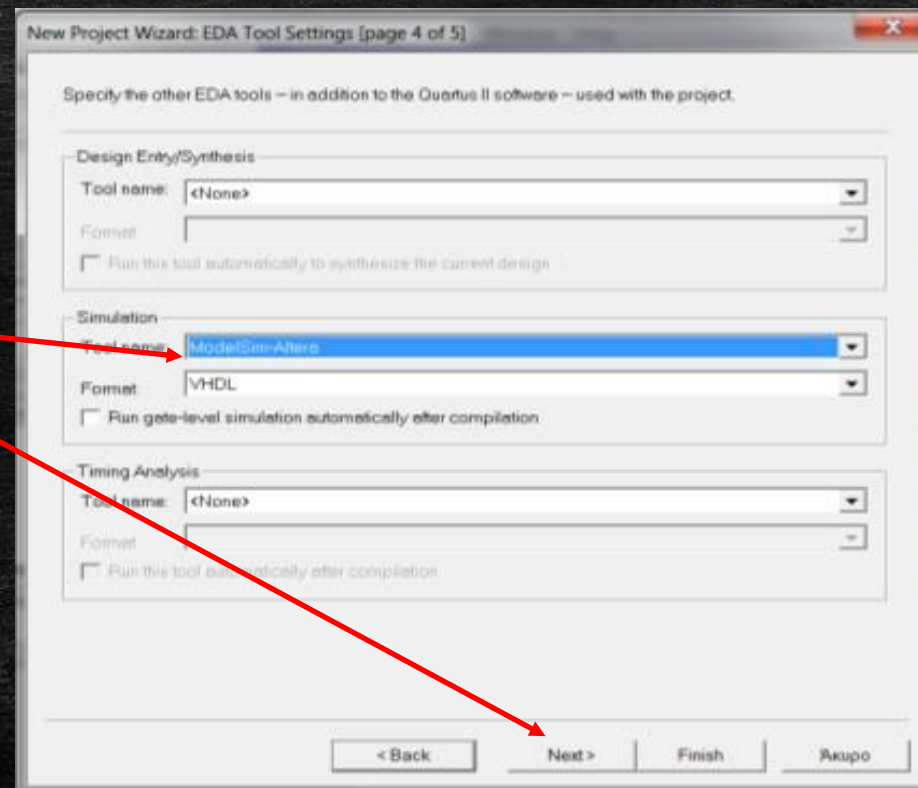
Βήμα 5



Δημιουργία νέου έργου (Project)(6)

Βήμα 6. Στη συνέχεια θα πρέπει να επιλέξουμε το εργαλείο όπου θα τρέξουμε τη προσομοίωση (ModelSim-Altera), καθώς και σε τι γλώσσα (VHDL).

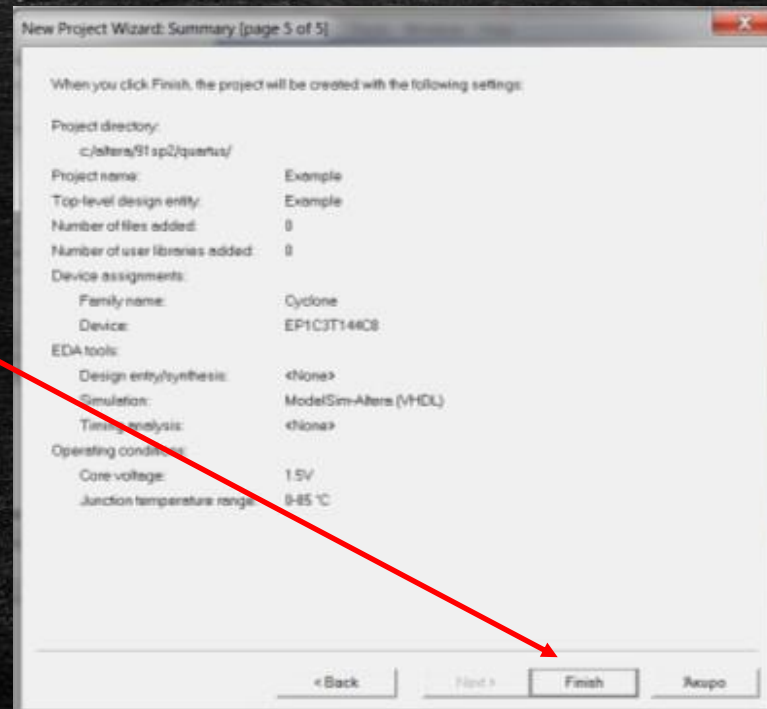
Βήμα 6



Δημιουργία νέου έργου (Project)(7)

Βήμα 7. Το επόμενο παράθυρο αποτελεί μια σύνοψη όλων των προηγούμενων επιλογών, όπου αν συμφωνούμε επιλέγουμε απλά το κουμπί “Finish” και έτσι ολοκληρώνεται η διαδικασία δημιουργίας του project.

Βήμα 7



Δημιουργία νέου έργου (Project)(8)

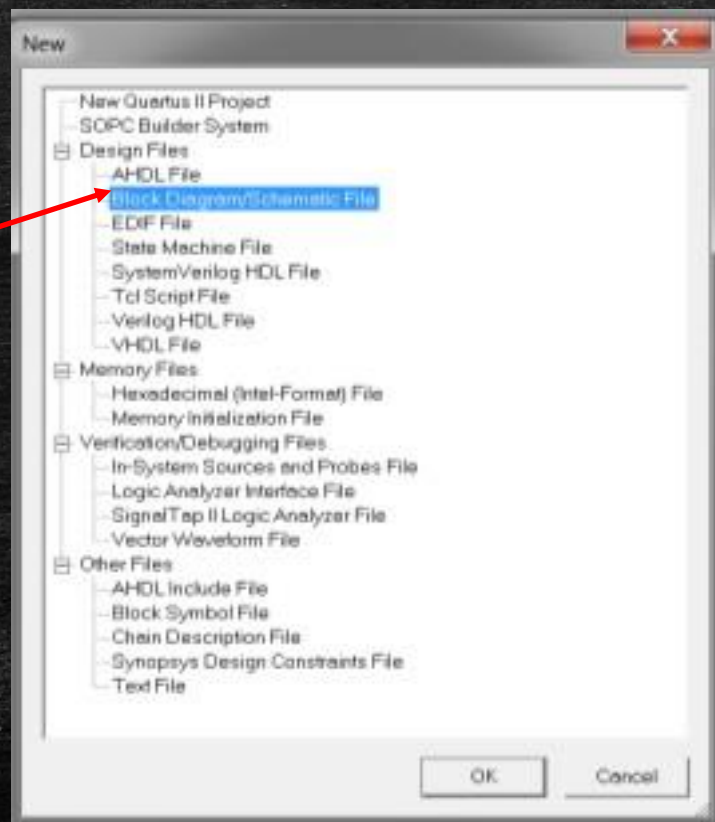
Πλέον το project εμφανίζεται στο Project Navigator



Δημιουργία αρχείου σχεδίασης (Block Diagram File .bdf) (1)

Βήμα 1. Από το μενού File επιλέγουμε New και στη συνέχεια Block Diagram/Schematic File

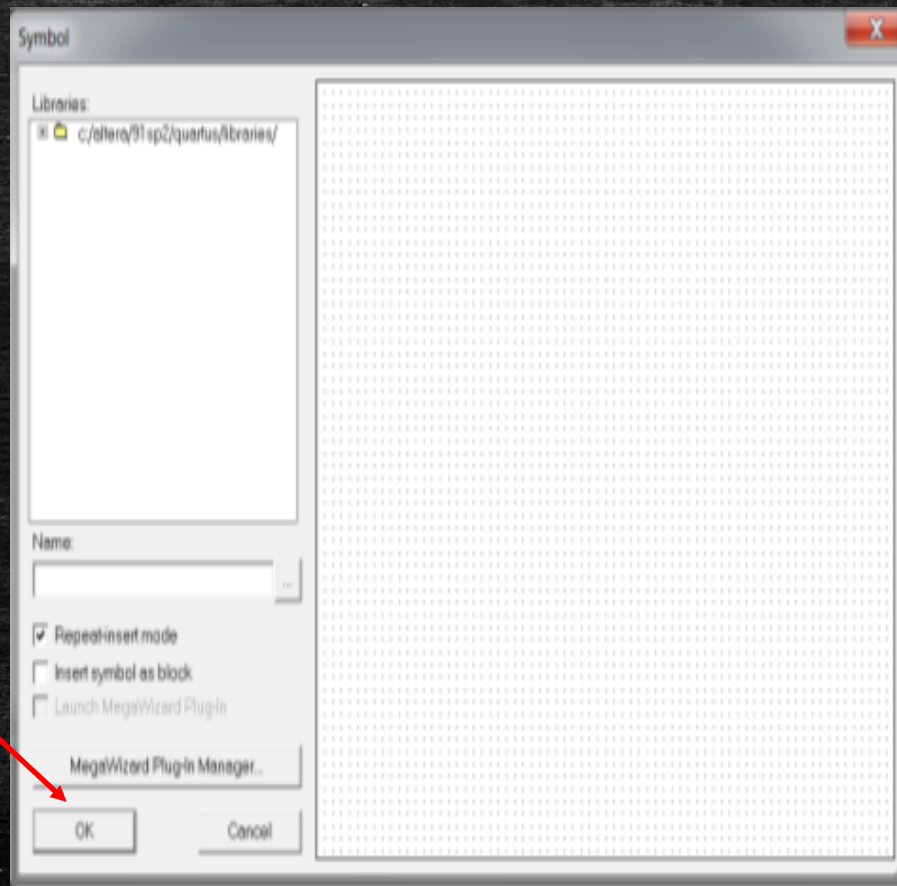
Βήμα 1



Δημιουργία αρχείου σχεδίασης (Block Diagram File .bdf) (2)

Βήμα 2. Στο επόμενο παράθυρο πατάμε το κουμπί “OK” και δημιουργείται το αρχείο Block1.bdf

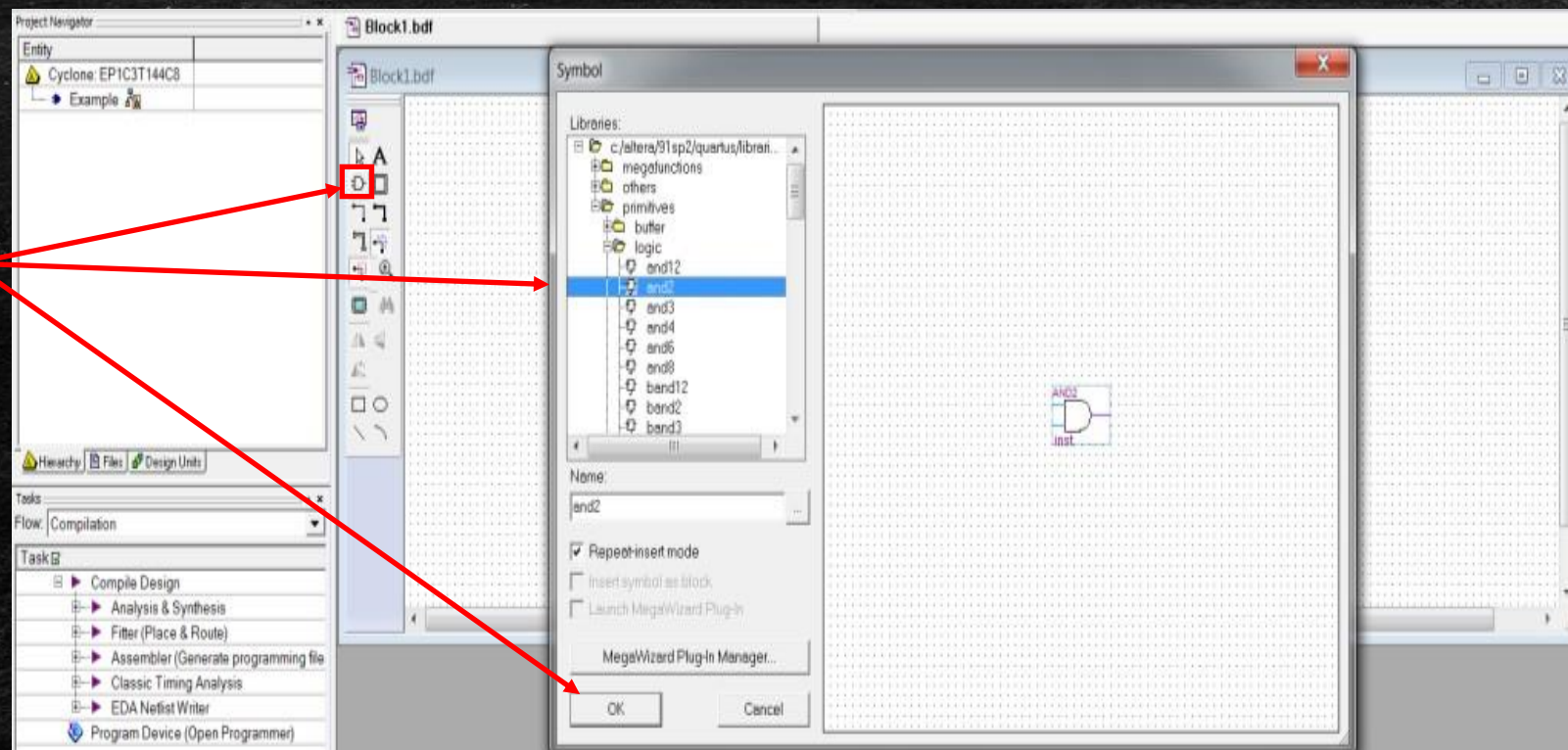
Βήμα 2



Σχεδιασμός λογικού κυκλώματος (1)

Βήμα 1. Η εισαγωγή πυλών γίνεται επιλέγοντας το εικονίδιο με την λογική πύλη. Στο παράθυρο που εμφανίζεται μέσα από τον φάκελο logic επιλέγουμε την κατάλληλη λογική πύλη και τέλος με το πάτημα του κουμπιού “OK” η επιλεγμένη πύλη εισάγεται στο αρχείο Block1.bdf

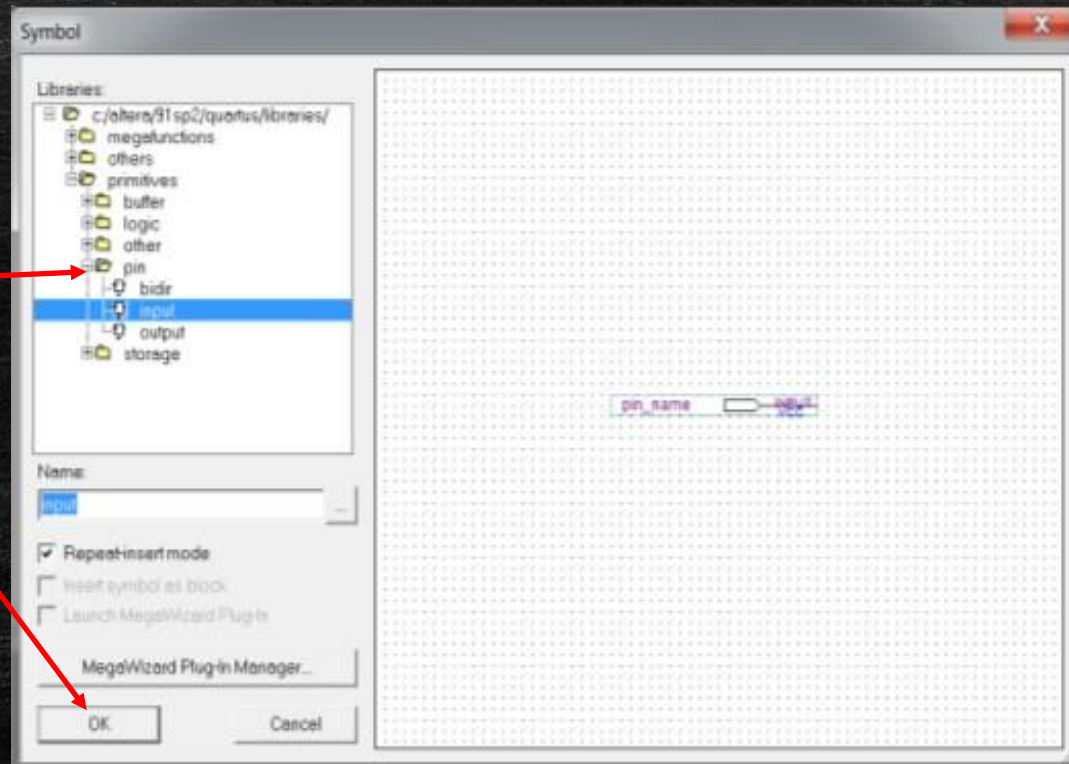
Βήμα 1



Σχεδιασμός λογικού κυκλώματος (2)

Βήμα 2. Η εισαγωγή ακροδεκτών εισόδου/εξόδου γίνεται με τον ίδιο τρόπο, αλλά με τη διαφορά ότι οι ακροδέκτες βρίσκονται στον φάκελο pin και όχι στον φάκελο logic.

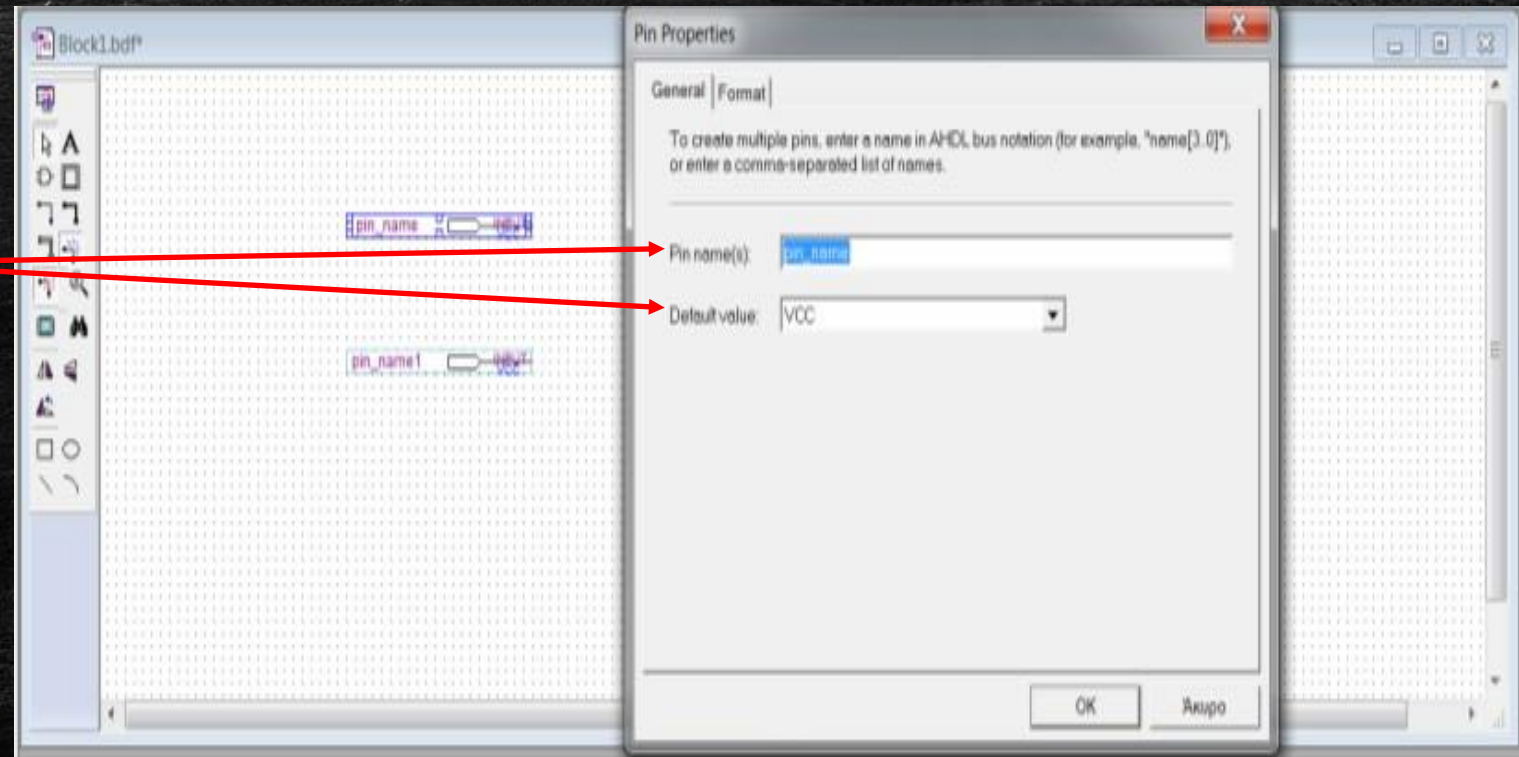
Βήμα 2



Σχεδιασμός λογικού κυκλώματος (3)

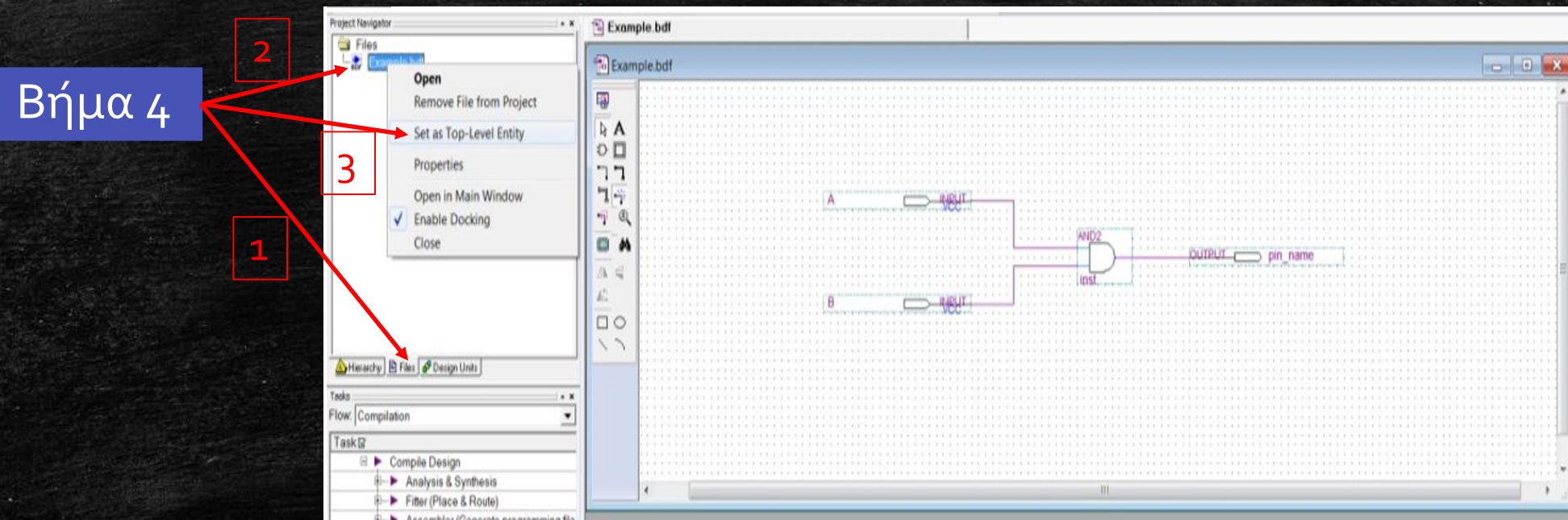
Βήμα 3. Στο σημείο αυτό να αναφερθεί ότι για να τροποποιηθεί το όνομα του ακροδέκτη αρκεί να γίνει διπλό κλικ πάνω του και να επιλεγεί το όνομα, αλλά και η αρχική του τιμή ($V_{cc} = 5 \text{ Volt}$ ή $GND = 0 \text{ Volt}$). Στη συνέχεια επιλέγουμε την αποθήκευση του αρχείου.

Βήμα 3



Σχεδιασμός λογικού κυκλώματος (4)

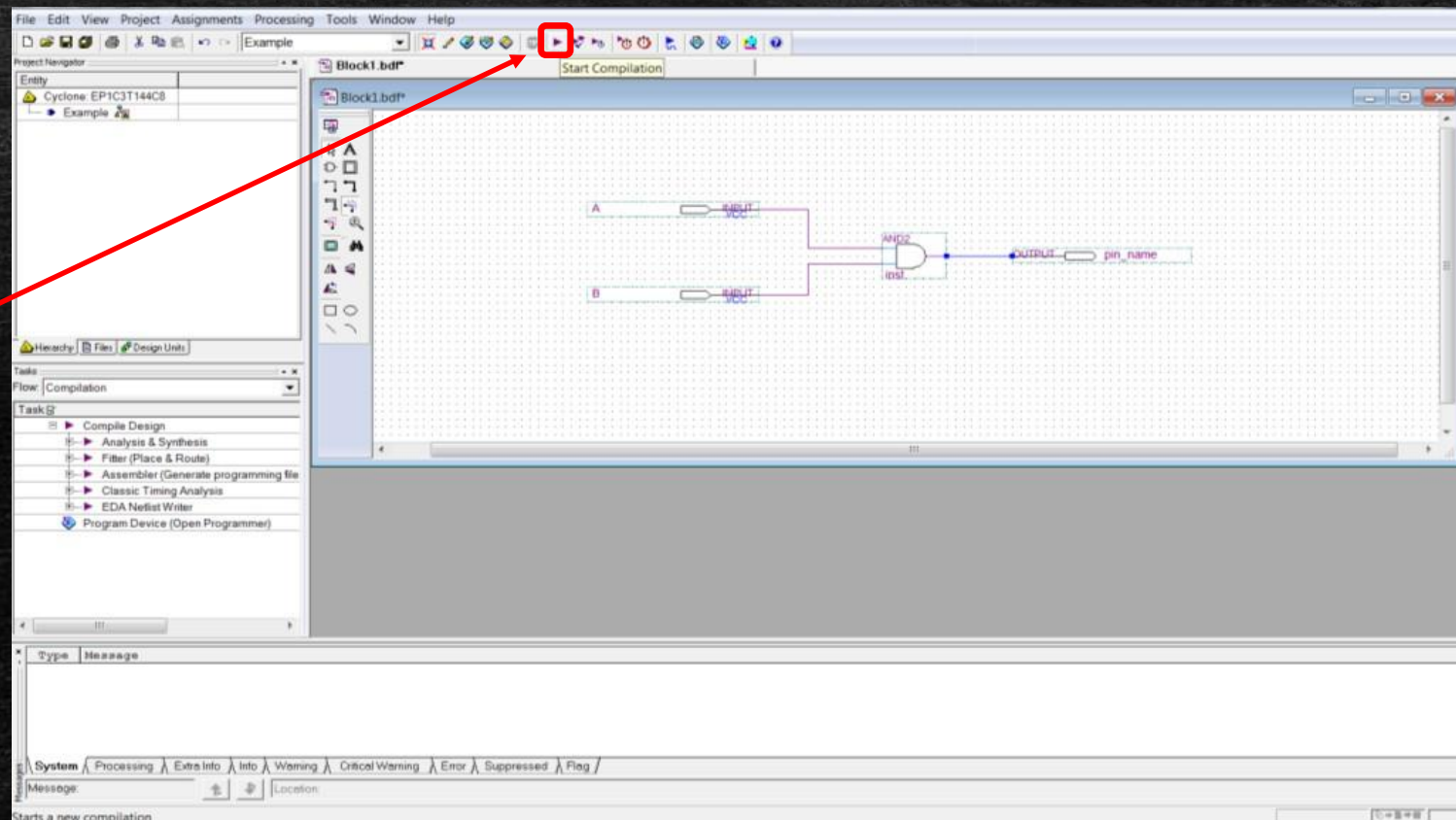
Αφού ολοκληρωθεί η διαδικασία της σχεδίασης του κυκλώματος, καλό είναι να κατατάξουμε το σχέδιό μας πρώτο στη λίστα της ιεραρχίας των σχεδίων του project. Αυτό γίνεται επιλέγοντας το συγκεκριμένο αρχείο στο παράθυρο Project Navigator και κάνοντας δεξί κλικ πάνω του να επιλέξουμε την επιλογή “Set as Top-Level Entity”.



Σχεδιασμός λογικού κυκλώματος (5)

Στη συνέχεια επιλέγουμε το κουμπί “Start Compilation” για να κάνουμε τη μεταγλώττιση.

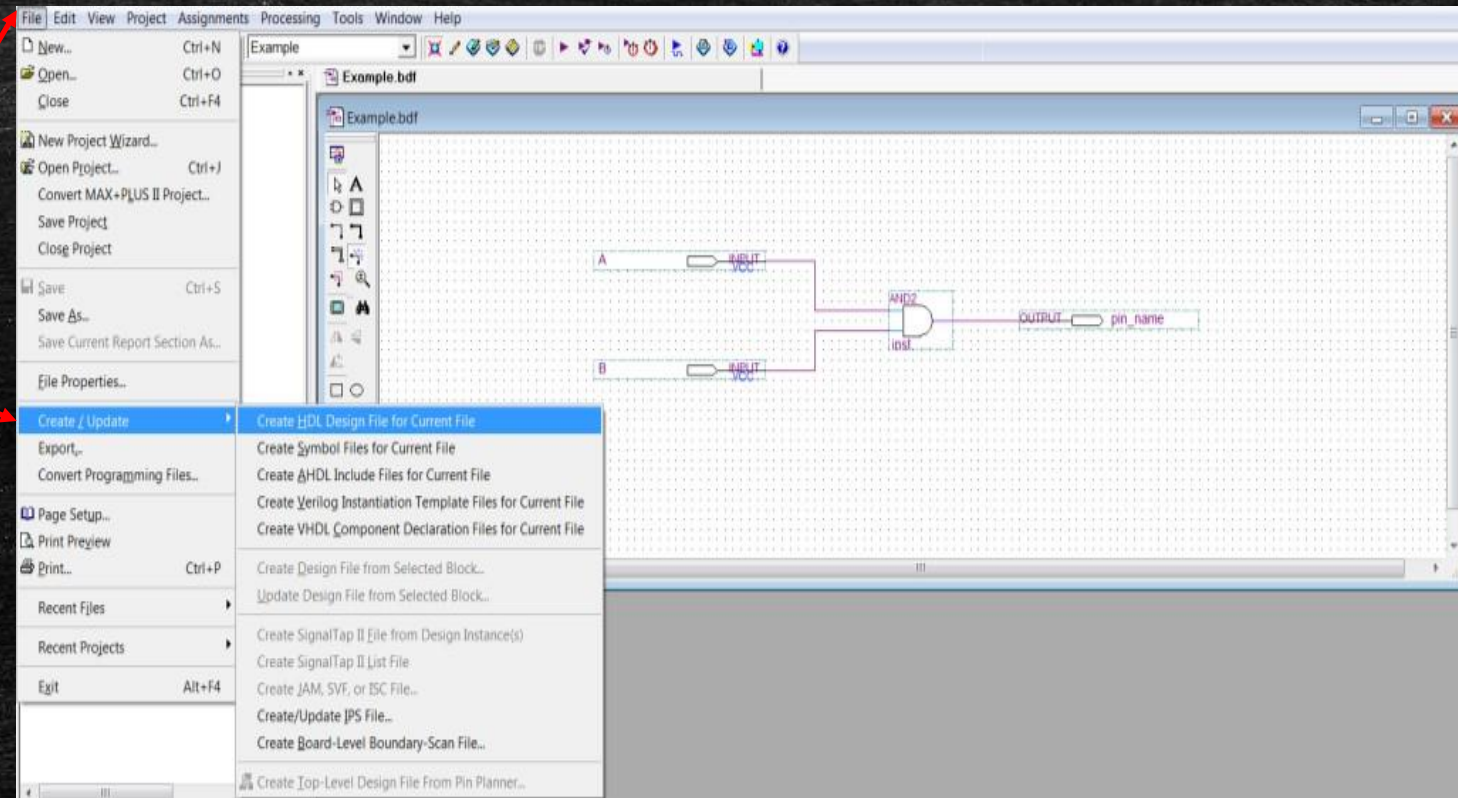
Βήμα 5



Δημιουργία αρχείου με κώδικα VHDL από ένα σχηματικό αρχείο (. bdf) (1)

Βήμα 1. Από το μενού File επιλέγουμε “Create/Update” και στη συνέχεια “Create HDL Design File for Current File”.

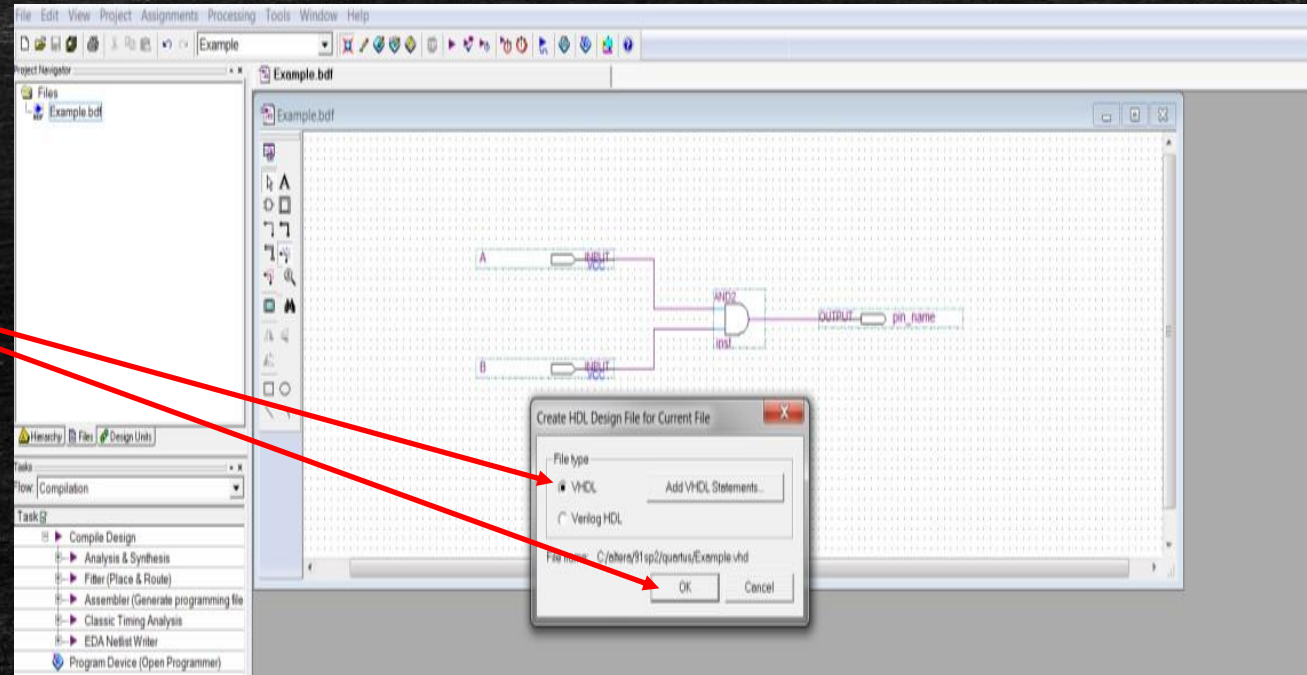
Βήμα 1



Δημιουργία αρχείου με κώδικα VHDL από ένα σχηματικό αρχείο (.bdf) (2)

Βήμα 2. Στο παράθυρο που εμφανίζεται επιλέγουμε ως γλώσσα την VHDL και πατάμε Ok ώστε να δημιουργηθεί το αρχείο example.vhd που θα περιέχει τον κώδικα του σχεδίου μας σε VHDL.

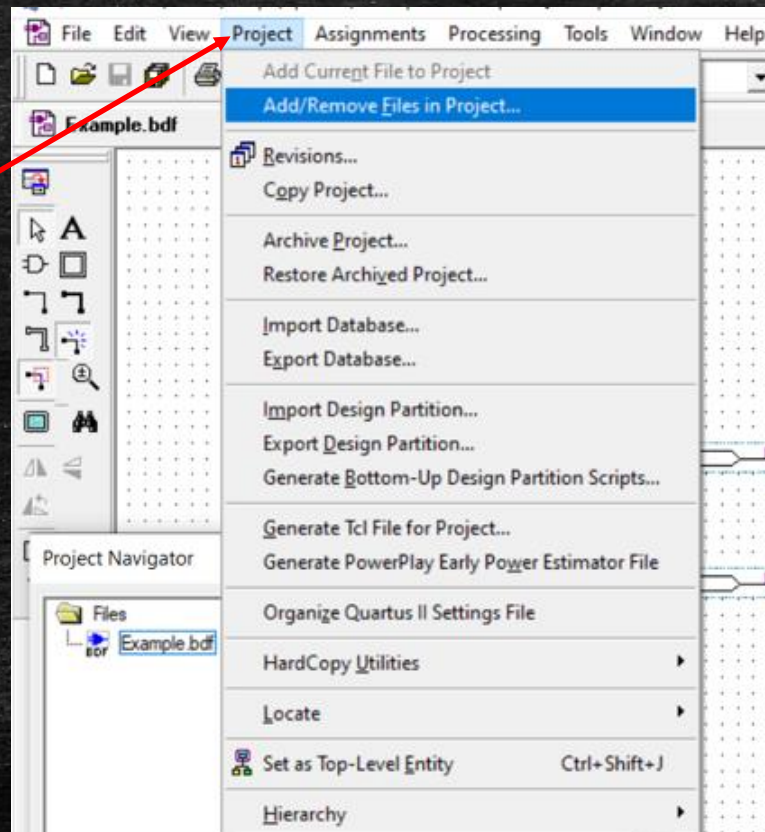
Βήμα 2



Δημιουργία αρχείου με κώδικα VHDL από ένα σχηματικό αρχείο (. bdf) (3)

Βήμα 3. Έπειτα στο μενού “Project” επιλέγουμε “Add/Remove Files in Project”, ώστε να εισάγουμε το αρχείο example.vhd .

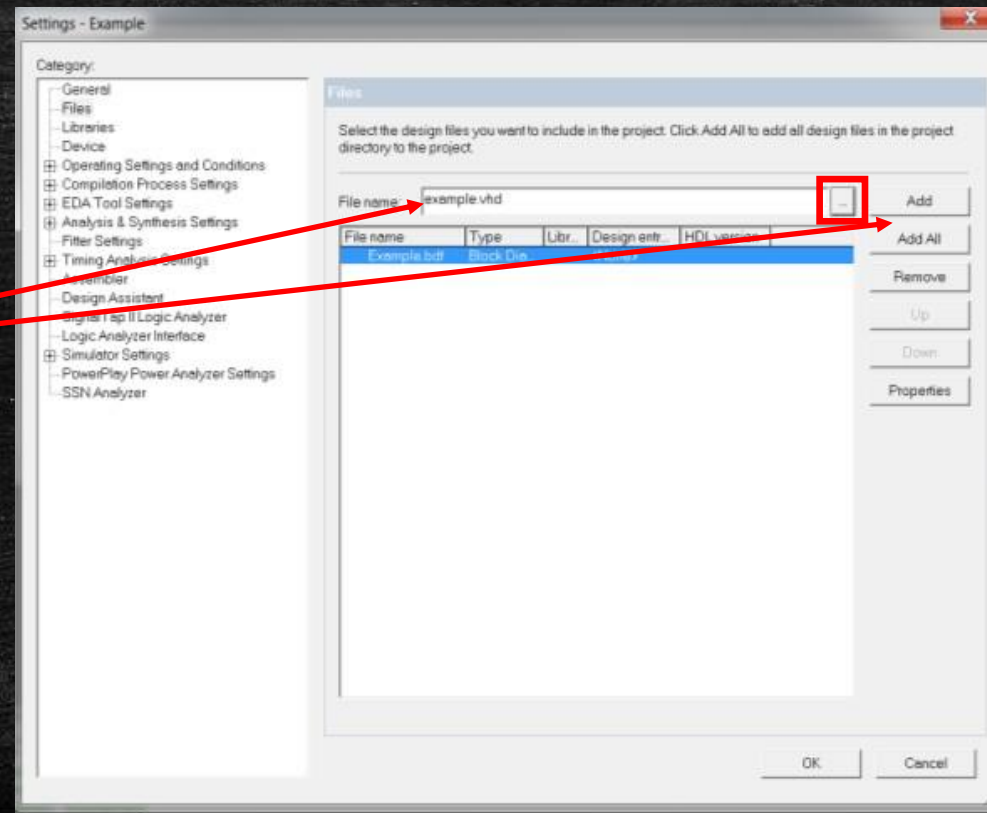
Βήμα 3



Δημιουργία αρχείου με κώδικα VHDL από ένα σχηματικό αρχείο (. bdf) (4)

Βήμα 4. Στο παράθυρο που ανοίγει χρησιμοποιώντας το κουμπί της αναζήτησης ([...]) βρίσκουμε το αρχείο example.vhd και πατάμε “Add”.

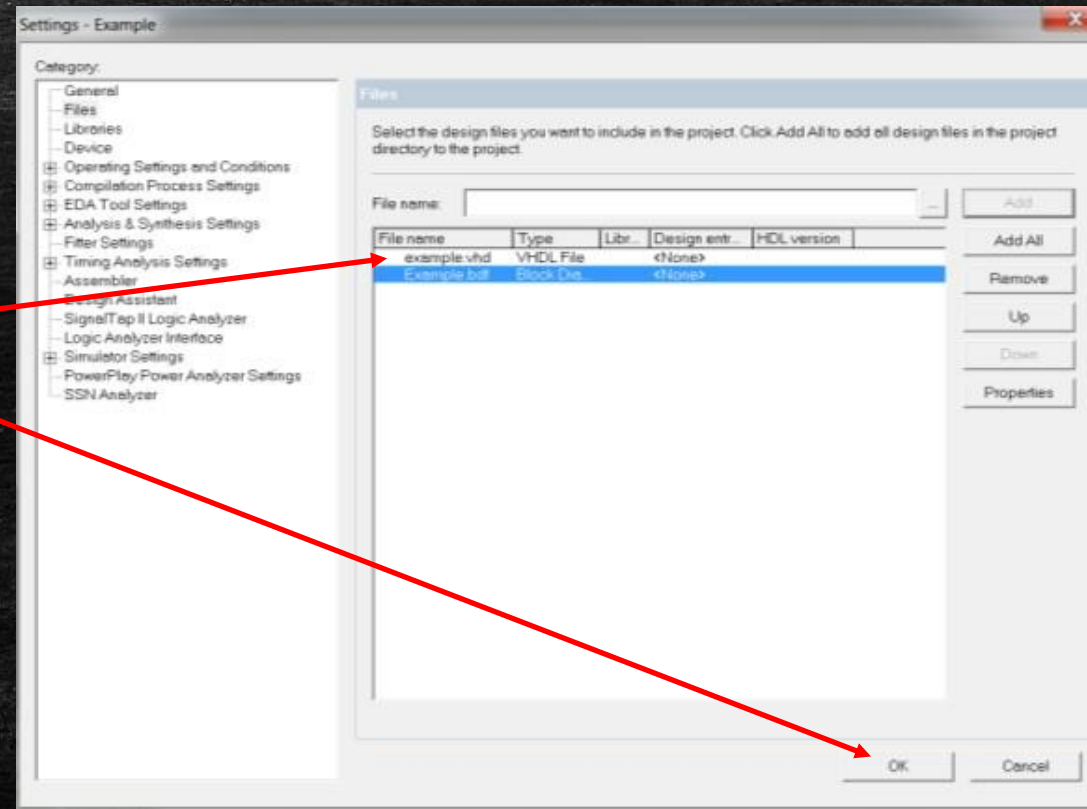
Βήμα 4



Δημιουργία αρχείου με κώδικα VHDL από ένα σχηματικό αρχείο (. bdf) (5)

Βήμα 5. Όταν προστεθεί το αρχείο example.vhd πατάμε “OK”

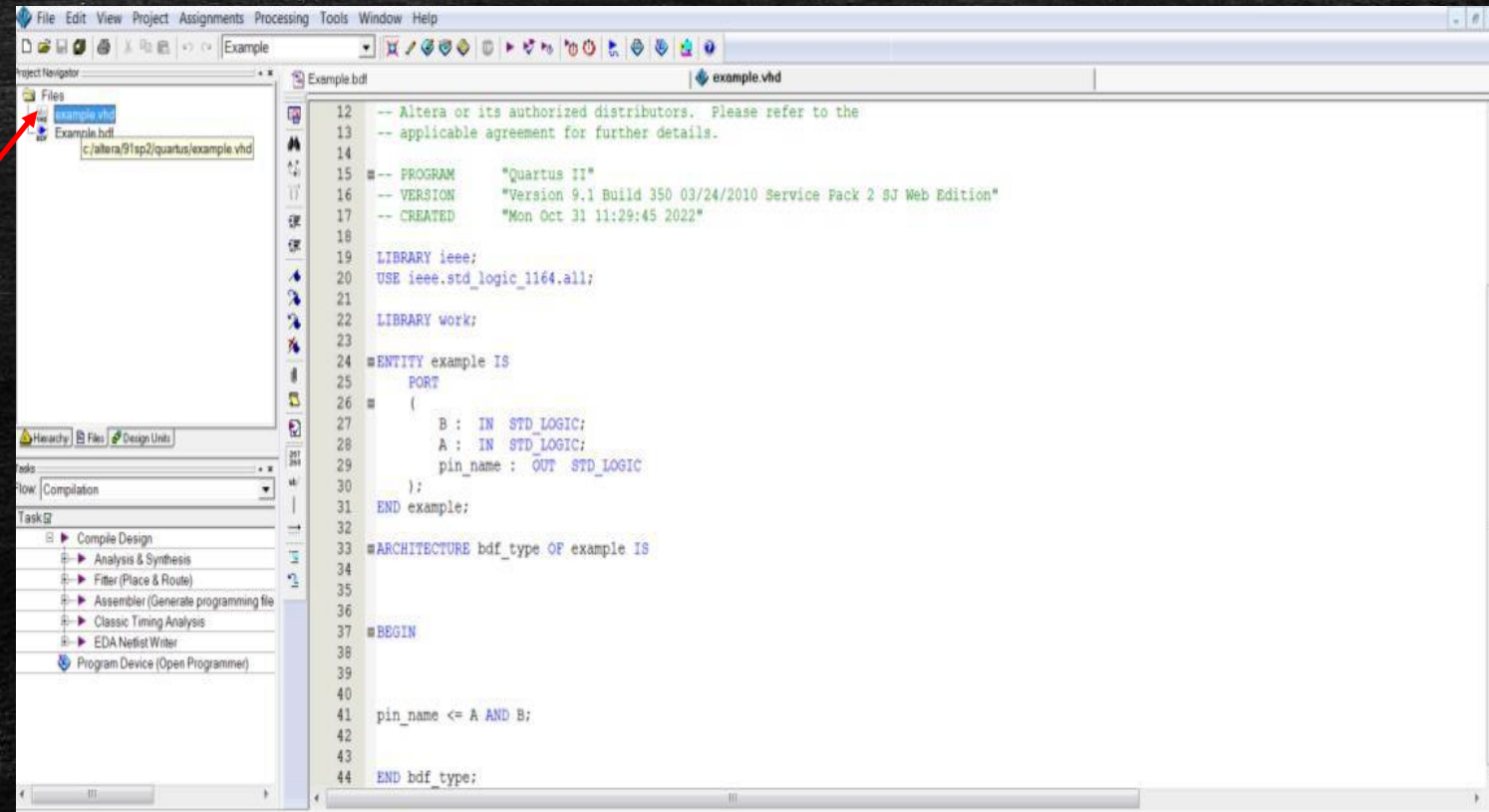
Βήμα 5



Δημιουργία αρχείου με κώδικα VHDL από ένα σχηματικό αρχείο (. bdf) (6)

Βήμα 6. Επιλέγοντας το αρχείο example.vhd στο παράθυρο “Project Navigator” εμφανίζεται ο κώδικας σε VHDL του κυκλώματος που είχαμε σχεδιάσει.

Βήμα 6



Καλή συνέχεια...